BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.

Japanese Patent Laid-Open Publication No. Heisei 9-8205

[TITLE OF THE INVENTION]

RESIN-ENCAPSULATED SEMICONDUCTOR DEVICE

[CLAIMS]

1. A resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank, comprising:

inner leads having the thickness less than that of the lead frame blank; and

terminal columns integrally connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions arranged on top ends thereof, the terminal portions being made of solders, etc. and exposed to the outside beyond a resin encapsulate, each inner lead possessing a rectangular cross-section and having four

surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

2. A resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank, comprising:

inner leads having the thickness less than that of the lead frame blank; and

terminal columns integrally connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, portions of top ends of the terminal columns being exposed to the outside beyond a resin encapsulate, each inner lead possessing a rectangular

cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

3. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein a semiconductor chip is received inward of the inner leads, and electrodes of the semiconductor chip are electrically connected to the inner leads through wires, respectively.

4. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad.

5. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape.

6. The resin-encapsulated semiconductor device as

claimed in claims 1 or 2, wherein the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively.

7. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads.

[DETAILED DESCRIPTION OF THE INVENTION]

[FIELD OF THE INVENTION]

The present invention relates to a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals and resolving problems which are caused in association with position shift and coplanarity of an outer lead.

[DESCRIPTION OF THE PRIOR ART]

FIG. 15(a) shows the configuration of a generally known resin-encapsulated semiconductor device (a plastic lead frame package). The shown resin-encapsulated semiconductor device includes a die pad 1511 having a

semiconductor chip 1520 mounted thereon, outer leads 1513 to be electrically connected to the associated circuits, inner leads 1512 formed integrally with the outer leads 1513, bonding wires 1530 for electrically connecting the tips of the inner leads 1512 to the bonding pad 1521 of the semiconductor chip 1520, and a resin 1540 encapsulating the semiconductor chip 1520 to protect the semiconductor chip 1520 from external stresses and contaminants. This resin-encapsulated semiconductor device, after mounting the semiconductor chip 1520 on the bonding pad 1521, is manufactured by encapsulating the semiconductor chip 1520 with the resin. In this resin-encapsulated semiconductor device, the number of the inner leads 1512 is equal to that of the bonding pads 1521 of the semiconductor chip 1520. And, FIG. 15(b) shows the configuration of a monolayer lead frame used as an assembly member of the resin-encapsulated semiconductor device shown in FIG. 15a. Such a lead frame includes the bonding pad 1511 for mounting the semiconductor chip, the inner leads 1512 to be electrically connected to the semiconductor chip, the outer lead 1513 which is integral with the inner leads 1512 and is to be electrically connected to the associated circuits. This also includes dam bars 1514 serving as a dam when encapsulating the semiconductor chip with the resin, and a frame 1515 serving to support the entire lead frame 1510.

Such a lead frame is formed from a highly conductive metal such as a cobalt, 42 alloy(a 42% Ni-Fe alloy), copper-based alloy by a pressing working process or an etching process. FIG. 15(b)(D) is a cross-sectional view taken along the line F1-F2 of FIG. 15(b)(1).

Recently, there has been growing demand for the miniaturization and reduction in thickness of resin-encapsulated semiconductor device employing lead frames like the lead frame (plastic lead frame package) and the increase of the number of terminals of resin-encapsulated semiconductor package as electronic apparatuses are miniaturized progressively and the degree of the integration of semiconductor device increase progressively. Thus, recent resin-encapsulated semiconductor package, particularly quad plate package(QFPs) and thin quad flat packages (TQFPs) have each a greatly increased number of pins.

Lead frames having inner leads arranged at small pitches among lead frames for semiconductor packages ar fabricated by a photolithographic etching process, while lead frames having inner leads arranged at comparatively large pitches among lead frames for semiconductor packages are fabricated by press working. However, lead frames having a large number of fine inner leads to be used for forming semiconductor packages having a large number of

pins are fabricated by subjecting a blank of a thickness on the order of 0.25 mm to an etching process, not a press working.

The etching process for forming a lead frame having fine inner leads will be described hereinafter with reference to FIG. 14. First, a copper alloy or 42 alloy thin sheet of a thickness on the order of 0.25 mm (a lead frame blank 1410) is cleaned perfectly (FIG. 14(a)). Then, a photoresist, such as a water-soluble casein photoresist containing potassium dichromate as a sensitive agent, is spread in photoresist films 1420 over the major surfaces of the thin film as shown in FIG. 14(b).

Then, the photoresist films are exposed, through a mask of a predetermined pattern, to light emitted by a high-pressure mercury lamp, and the thin sheet is immersed in a developer for development to form a patterned photoresist film 1430 as shown in FIG. 14(c). Then, the thin sheet is subjected, when need be, to a hardening process, a washing process and such, and then an etchant containing ferric chloride as a principal component is sprayed against the thin sheet 1010 to etch through portions of the thin sheet 1410 not coated with the patterned photoresist films 1020 so that inner leads of predetermined sizes and shapes are formed as shown in FIG. 14(d).

Then, the patterned resist films are removed, the patterned thin sheet 1410 is washed to complete a lead frame having the inner leads of desired shapes as shown in FIG. 14(e). Predetermined areas of the lead frame thus formed by the etching process are silver-plated. After being washed and dried, an adhesive polyimide tape is stuck to the inner leads for fixation, predetermined tab bars are bent, when need be, and the die pad depressed. In the etching process, the etchant etches the thin sheet in both the direction of the thickness and directions perpendicular to the thickness, which limits the miniaturization of inner lead pitches of lead frames. Since the thin sheet is etched from both the major surfaces as shown in FIG. 14 during the etching process, it is said, when the lead frame has a line-and-space shape, that the smallest possible intervals between the lines are in the range of 50 to 100% of the thickness of the thin sheet. From the viewpoint of forming the outer lead having a sufficient strength, generally, the thickness of the thin sheet must be about 0.125 mm or above. Furthermore, the width of the inner leads must be in the range of 70 to 80 □m for successful wire bonding. When the etching process as illustrated in FIG. 14 is employed in fabricating a lead frame, a thin sheet of a small thickness in the range of 0.125 to 0.15 mm is used and inner leads are formed by etching so that the

fine tips thereof are arranged at a pitch of about 0.
mm.

However, recent miniature resin-encapsula
semiconductor package requires inner leads arranged
pitches in the range of 0.13 to 0.15 mm, far smaller th
0.165 mm. When a lead frame is fabricated by processing
thin sheet of a reduced thickness, the strength of t
outer leads of such a lead frame is not large enough
withstand external forces that may be applied thereto
the subsequent processes including an assembling proce
and a chip mounting process. Accordingly, there is a lim
to the reduction of the thickness of the thin sheet t
enable the fabrication of a minute lead frame having fir
leads arranged at very small pitches by etching.

An etching method previously proposed to overcom
such difficulties subjects a thin sheet to an etchin
process to form a lead frame after reducing the thickness
of portions of the thin sheet corresponding to the inne
leads of the lead frame by half etching or pressing to form
the fine inner leads by etching without reducing the
strength of the outer leads. However, problems arise in
accuracy in the subsequent processes when the lead frame is
formed by etching after reducing the thickness of the
portions corresponding to the inner leads by pressing; for
example, the smoothness of the surface of the plated areas

is unsatisfactory, the inner leads cannot be formed in a flatness and a dimensional accuracy required to clamp the lead frame accurately for bonding and molding, and a platemaking process must be repeated twice making the lead fabricating process intricate. It is also necessary to repeat a platemaking process twice when the thickness of the portions of the thin sheet corresponding to the inner leads is reduced by half etching before subjecting the thin sheet to an etching process for forming the lead frame, which also makes the lead frame fabricating process intricate. Thus, this previously proposed etching method has not yet been applied to practical lead frame fabricating processes.

[SUBJECT MATTERS TO BE SOLVED BY THE INVENTION]

On the other hand, because a pitch among inner leads is made narrow as the number of terminals is increased, it is considered important to know whether a problem is caused or not in association with position shift or coplanarity of an outer lead when implementing a chip mounting process. Accordingly, the present invention has been made in an effort to solve the problems occurring in the related art, and an object of the present invention is to provide a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals

and resolving problems which are caused in assoc
position shift and coplanarity of an outer lead.

(MEANS FOR SOLVING THE SUBJECT MATTERS)

According to one aspect of the present
there is provided a resin-encapsulated semiconduc
using a lead frame which is shaped in accordan
two-step etching process to a body wherein a thi
inner leads is less than that of the lead fra
comprising: inner leads having the thickness less
of the lead frame blank; and terminal columns i
connected to the inner leads and having the same t
with the lead frame blank, the terminal columns pc
a column-shaped configuration which is adapted
electrically connected to an external circuit, the
columns being disposed outside of the inner lead
manner such that they are coupled to the inner lea
direction orthogonal to the thickness-wise di
thereof, the terminal columns having terminal p
arranged on top ends thereof, the terminal portion
made of solders, etc. and exposed to the outside be
resin encapsulate, outer surfaces of the terminal c
also being exposed to the outside beyond the
encapsulate, each inner lead possessing a recta
cross-section and having four surfaces including a

surface, a second surface, a third surface and a fo
surface, the first surface being flushed with one surf
of a remaining portion of the inner lead having the s
thickness with the lead frame blank while being opposed
the second surface, and each of the third and fou
surfaces having a concave shape depressed toward the ins
of the inner lead.

According to another aspect of the present inventio
there is provided a resin-encapsulated semiconductor dev
using a lead frame which is shaped in accordance with
two-step etching process to a body wherein a thickness
inner leads is less than that of the lead frame blan
comprising: inner leads having the thickness less than tha
of the lead frame blank; and terminal columns integrall
connected to the inner leads and having the same thickne
with the lead frame blank, the terminal columns possessin
a column-shaped configuration which is adapted to b
electrically connected to an external circuit, the termina
columns being disposed outside of the inner leads in a
manner such that they are coupled to the inner leads in a
direction orthogonal to the thickness-wise direction
thereof, portions of top ends of the terminal columns being
exposed to the outside beyond a resin encapsulate, outer
surfaces of the terminal columns also being exposed to the
outside beyond the resin encapsulate, each inner lead

possessing a rectangular cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention, a semiconductor chip is received inward of the inner leads, and electrodes (pads) of the semiconductor chip are electrically connected to the inner leads through wires, respectively. According to another aspect of the present invention, the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad. According to another aspect of the present invention, the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape. According to still another aspect of the present invention, the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively. According to yet still

another aspect of the present invention, the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads. In the above descriptions, in the case that the terminal columns have terminal portions which are arranged on top ends of the terminal columns, with the terminal portions made of solders, etc. and exposed to the outside beyond the resin encapsulate, while it is the norm that the terminal portions comprising the solders, etc. are exposed to the outside beyond the resin encapsulate, it is not necessarily required for the terminal portions to be projected beyond the resin encapsulate. Moreover, while it is possible to use the outside surfaces of the terminal columns while they are not encapsulated by the resin encapsulate and they are exposed to the outside, the outside surfaces of the terminal columns which are not encapsulated by the resin encapsulate, can be covered by a protective frame using adhesive, etc.

[WORKING FUNCTIONS]

The resin-encapsulated semiconductor device in accordance with the present invention can meet a demand for an increase in the number of terminals. At the same time, in the resin-encapsulated semiconductor device, because th forming process of the outer leads as in the case of using

a mono-layered lead frame shown in FIG. 13(b) is not required, it is possible to provide a semiconductor device in which no problems are caused in association with position shift and colplanarity of the outer leads. More particularly, the use of a multi-pinned lead frame shaped in a manner that inner leads have a thickness less than that of the lead frame blank by a two-step etching process, that is, the inner leads are arranged at a fine pitch, can meet a demand for an increase in the pin number of the semiconductor device. Furthermore, by using the lead frame which is fabricated by a two-step etching process as will be described later with reference to FIG. 1, the second surface of each inner lead has coplanarity, and is excellent in wire-bonding property. In addition, since the first surface of the inner lead is also a flat surface and the third and fourth surfaces are depressed toward the inside of the inner lead, the inner leads are stable and coplanarity width upon wire bonding process can be enlarged.

[EMBODIMENTS]

Embodiments of the resin-encapsulated semiconductor device in accordance with the present invention will now be described with reference to the attached drawings. First, a resin-encapsulated semiconductor device in accordance

with a first embodiment of the present invention described hereinafter with reference to FIGs. 1 FIG. 1(a) is a cross-sectional view of the encapsulated semiconductor device according to the embodiment of the present invention.. FIG. 1(b) is a sectional view of an inner lead taken along the line of FIG. 1(a), and FIG. 1(c) is a cross-sectional vie terminal column taken along the line B1-B2 of FIG. Moreover, FIG. 2(a) is a perspective view of the encapsulated semiconductor device according to the embodiment of the present invention, FIG. 2(b) is a view of the resin-encapsulated semiconductor device o 2(a), and FIG. 2(c) is a bottom view of the encapsulated semiconductor device of FIG. 2(a). In F and 2, a drawing reference numeral 100 represents a encapsulated semiconductor device, 110 a semicond chip, 111 electrodes (pads), 120 wires, 130 a lead f 131 inner leads, 131Aa a first surface, 131Ab a s surface, 131Ac a third surface, 131Ad a fourth surface terminal columns, 133A terminal portions, 133B surfaces, 133S a top surface, 135 a die pad, and resin encapsulate.

In the resin-encapsulated semiconductor d according to the first embodiment, as shown in FIG. the semiconductor chip 110 is placed inward of the

leads 131. As can be readily seen from FIG. 1(a), the semiconductor chip 110 is mounted on the die pad 133 at the surface thereof which is opposed to the other surface thereof where the electrodes (pads) 111 of the semiconductor chip 110 are arranged. Each electrode pad 111 is electrically connected to the second surface 131Ab of the inner lead 131 through the wire 120. The electrical connection between the resin-encapsulated semiconductor device 100 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 100 via the terminal portions 133A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 133A located on the top surfaces 133S of the terminal columns 133, respectively. In the resin-encapsulated semiconductor device of the first embodiment of the present invention, it is not necessarily required to provide a protective frame 190, and instead, a structure, as shown in FIG. 1(d), in which no protective frame is used can be adopted.

The lead frame 130 used in the semiconductor device 100 according to the first embodiment is made of a 42% nickel-iron alloy. Therefore, the lead frame 130A which has a contour as shown in FIG. 9(a) and is shaped by an etching process, is used as the lead frame 130. The lead frame 130 has inner leads 131 which are shaped to have a

thickness less than that of the terminal columns 133 or other portions. Dam bars 136 serve as a dam when encapsulating the semiconductor chip 110 with a resin. Moreover, although the lead frame 130A which is processed by etching to have the contour as shown in FIG. 5(a) is used in this embodiment, the lead frame is not limited to such a contour because portions except the inner leads 131 and the terminal columns 133 are not necessary. The inner leads 131 have a thickness of 40 μm whereas the portions of the lead frame 130 other than the inner leads 131 have a thickness of 0.15 mm which corresponds to the thickness of the lead frame blank. The other portions of the lead frame 130 except the inner leads 131 may not have the thickness of 0.15 mm, but have a thickness of 0.125 mm-0.50 mm which is thinner. The tips of the inner leads 131 have a small pitch of 0.12 mm so as to achieve an increase in the number of terminals for semiconductor devices. The second face 131Ab of the inner lead 131 has a substantially flat profile so as to allow an easy wire boding thereon. Also, as shown in FIG. 1(b), because the third and fourth faces 131Ac and 131Ad have a concave shape which is depressed toward the inside of the associated inner lead, a high strength can be obtained even though the second face (wire bonding surface) 131Ab is narrowed.

In the present embodiment, since twisting does not

occur in the inner leads 131 irrespective of whether the inner leads 131 is long or not. The inner leads having the contour, as shown in FIG. 9(a), in which the tips of the inner leads 131 are separated one from another, are prepared by the etching process, and the inner leads are resin-encapsulated after mounting the semiconductor chip thereon as will be described later. However, where the inner leads 131 are long in their length and have a tendency for the generation of twisting therein, it is impossible to fabricate the lead frame by etching to have the contour as shown in FIG. 9(a). Therefore, after etching the lead frame in a state where the tips of the inner leads are fixed to the connecting portion 131B as shown in FIG. 9(c)(イ), the inner leads 131 are fixed with the reinforcing tape 160 as shown in FIG. 9(c)(ロ). Then, the connecting portions 131B which are not necessary in the fabrication of the resin-encapsulated semiconductor device are removed by a press as shown in FIG. 9(c)(ハ), and a semiconductor device is then mounted on the lead frame.

Hereinafter, a method for the fabrication of the resin-encapsulated semiconductor device will now be described with reference to FIG. 8. First, the lead frame 130A, as shown in FIG. 9(a), which is shaped by the etching process as will be described later, is prepared such that the second surfaces 131Ab of the inner leads 131 are

directed upward (FIG. 8(a)).

Then, the semiconductor chip 110 is mounted onto the die pad 135 such that the surfaces of the semiconductor chip 110 on which the electrodes 111 are arranged, are directed upward (FIG. 8(b)).

Next, after the semiconductor chip 110 is fastened onto the die pad 135, the electrodes 111 of the semiconductor chip 110 and the second surfaces 131Ab of the inner leads 131 are bonded with each other using wires 120 (FIG. 8(c)).

Subsequently, encapsulation is carried out with the conventional resin encapsulate 140. Thereafter, unnecessary portions of the lead frame 130 which are protruded from the resin encapsulate 140 are cut by a press to form terminal columns 133 and also the side surfaces 133B of the terminal columns 133 (FIG. 8(d)).

Then, the dam bars 136, the frame portions 137, etc. of the lead frame 130A as shown in FIG. 9 are removed. Next, the terminal portions 133A each made of the semi-spherical solder are arranged on the outer surface of each terminal column 133 to fabricate a resin-encapsulated semiconductor device (FIG. 8(e)).

Thereafter, the protective frame 180 is arranged by means of adhesive around an entire outer surface of the resultant structure in such a manner that the side surfaces

of the terminal columns 133 are covered thereby (FIG. 8(f)). At this time, the protective frame 180 functions to reinforce the semiconductor device. In other words, the protective frame 180 serves to prevent moisture from leaking into a gap between the resin encapsulate and the terminal columns due to the fact that the side surfaces of the terminal columns are exposed to the outside, whereby a crack is not formed in the semiconductor device and the breakage of the semiconductor device is avoided. However, persons skilled in the art will readily appreciate that it is not necessarily required to provide the protective frame 180. Also, when such an encapsulating process by the resin is carried out using a desired mold, the encapsulating process is implemented in a state wherein the outer side surfaces of the terminal columns of the lead frame are somewhat protruded out of the resin encapsulate.

A method for etching the lead frame of the first embodiment will now be described in conjunction with the attached drawings. FIG. 11 is of cross-sectional views respectively illustrating sequential steps of the etching process for the lead frame of the first embodiment. In particular, the cross-sectional views of FIG. 1 correspond to a cross section taken along the line D1-D2 of FIG. 9(a). In FIG. 11, the reference numeral 1110 denotes a lead frame blank, 1120A and 1120B resist patterns, 1130 first opening,

1140 second openings, 1150 first concave portions, 1161 second concave portions, 1170 flat surfaces, and 1180 an etch-resistant layer. First, a water-soluble casein resist using potassium dichromate as a sensitive agent is coated over both surfaces of the lead frame blank 1110 made of a 42% nickel-iron alloy and having a thickness of about 0.15 mm. Using desired pattern plates, the resist films are patterned to form resist patterns 1120A and 1120B having first opening 1130 and second openings 1140, respectively (FIG. 11(a)).

The first opening 1130 is adapted to etch the lead frame blank 1110 to have a flat etched bottom surface to a thickness smaller than that of the lead frame blank 1110 in a subsequent process. The second openings 1140 are adapted to form desired shapes of tips of inner leads. Although the first opening 1130 includes at least an area forming the tips of the inner leads 1110, a topology generated by partially thinned portion by etching in a subsequent process can cause hindrance in a taping process or a clamping process for fixing the lead frame. Thus, an area to be etched needs to be large without being limited to fine portions of the tips of the inner leads. Thereafter, both surfaces of the lead frame blank 1110 formed with the resist patterns are etched using a 48 Be' ferric chloride solution of a temperature of 57℃ at a spray pressure of

2.5 kg/cm^2. The etching process is terminated at the point of time when first recesses 1150 etched to have a flat etched bottom surface have a depth h corresponding to 1/2 of the thickness of the lead frame blank (FIG. 11 c).

Although both surfaces of the lead frame blank 1110 are simultaneously etched in the primary etching process, it is not necessary to simultaneously etch both surfaces of the lead frame blank 1110. The reason why both surfaces of the lead frame blank 1110 are simultaneously etched, as in this embodiment, is to reduce the etching time taken in a secondary etching process as will be described later. The total time taken for the primary and secondary etching processes is less than that taken in the case of etching of only one surface of the lead frame blank on which the resist pattern 1120B is formed. Subsequently, the surface provided with the first recesses 1150 respectively etched at the first opening 1130 is entirely coated with an etch-resistant hot-melt wax (acidic wax type MR-WB6, The Inctec Inc.) by a die coater to form an etch-resistant layer 1180 so as to fill up the first recesses 1150 and to cover the resist pattern 1120A (FIG. 11(c)).

It is not necessary to coat the etch-resistant layer 1180 over the entire portion of the surface provided with the resist pattern 1120A. However, it is preferred that the etch-resistant layer 1180 be coated over the entire

portion of the surface formed with the first recesse
and first opening 1130, as shown in FIG. 11(c), beca
is difficult to coat the etch-resistant layer 1180 c
the surface portion including the first recesses
Although the etch-resistant layer 1180 wax employed i
embodiment is an alkali-soluble wax, any suitabl
resistant to the etching action of the etchant soluti
remaining somewhat soft during etching may be used.
for forming the etch-resistant layer 1180 is not limit
the above-mentioned wax, but may be a wax of a UV-se
type. Since each first recess 1180 etched by the pr
etching process at the surface formed with the pa
adapted to form a desired shape of the inner lead t
filled up with the etch-resistant layer 1180, it is
further etched in the following secondary etching proc
The etch-resistant layer 1180 also enhances the mechan
strength of the lead frame blank for the second etc
process, thereby enabling the second etching process t
conducted while keeping a high accuracy. It is
possible to enable a second etchant solution to be spr
at an increased spraying pressure, for example, 2.5 kg
or above, in the secondary etching process. The increa
spraying pressure promotes the progress of etching in
direction of the thickness of the lead frame blank in
secondary etching process. Then, the lead frame blank

subjected to a secondary etching process. In this secondary etching process, the lead frame blank 1110 is etched at its surface formed with first recesses 1150 having a flat etched bottom surface, to completely perforate the second recesses 1160, thereby forming the tips of inner leads 131A (FIG. 11(d)).

The bottom surface 1170 of each recess formed by the primary etching process is flat. However, both side surfaces of each recess positioned at opposite sides of the bottom surface 1170 have a concave shape depressed toward the inside of the inner lead. Then, the lead frame blank is cleaned. After completion of the cleaning process, the etch-resistant layer 1180, and resist films (resist patterns 1120A and 1120B) are sequentially removed. Thus, a lead frame 130A having a structure of FIG. 9(a) is obtained in which tips of the inner leads 131A are arranged at a fine pitch. The removal of the etch-resistant layer 1180 and resist films (resist patterns 1120A and 1120B) is achieved using a sodium hydroxide solution serving to dissolve them.

The processes for manufacturing the lead frame as shown in FIG. 11, is to form by means of etching the lead frame having the tips of the inner leads used in this embodiment of the present invention, which have a thickness less than that of the lead frame. Especially, the first

surfaces 131Aa of the tips of the inner leads as shown in FIG. 1, are flushed with one surfaces of remaining portions of the inner leads having the same thickness with the lea. frame while being opposed to the second surfaces 131Ab, and the third and fourth surfaces are formed to have a concave shape which is depressed toward the inside of the inner leads. Where a semiconductor chip is mounted on the second surfaces 131Ab of the inner leads by means of bumps for an electrical connection therebetween, as in a semiconductor device according to a third embodiment as will be described hereinafter, an increased tolerance for the connection by bumps is obtained when the second surface 131Ab has a concave shape depressed toward the inside of the inner lead. To this end, an etching method shown in FIG. 12 is adopted in this case. The etching method shown in FIG. 12 is the same as that of FIG. 11 in association with its primary etching process. After completion of the primary etching process, the etching method is conducted in a manner different from that of the etching method of FIG. 11 in that the second etching process is conduced at the side of the first recesses 1150 after filling up the second recesses 1160 by the etch-resist layer 1180, thereby completely perforating the second recesses 1160. At this time, by implementing the primary etching process, etching at the side of the second openings 1140 is performed in a

sufficient manner. The cross section of each inner lead, including its tip, formed in accordance with the etching method of FIG. 12, has a concave shape depressed toward the inside of the inner lead at the second surface 131Ab, as shown in FIG. 6(b).

The etching method in which the etching process is conducted at two separate steps, respectively, as in that of FIGs. 11 and 12, is generally called a "two-step etching method". This etching method is advantageous in that a desired fineness can be obtained. The etching method used to fabricate the lead frame 130A of the first embodiment shown in FIG. 9 involves the two-step etching method and the method for forming a desired shape of each lead frame portion while reducing the thickness of each pattern formed. In particular, the etching method makes it possible to achieve a desired fineness. In accordance with the method illustrated in FIGs. 11 and 12, the fineness of the tip of each inner lead 131A formed by this method is dependent on the shape of the second recesses 1160 and the thickness t of the inner lead tip which is finally obtained. For example, where the blank has a thickness t reduced to 50 □m, the inner leads can have a fineness corresponding to a lead width W1 of 100 □m and a tip pitch p of 0.15 mm, as shown in FIG. 11(e). In the case of using a small blank thickness t of about 30 □m and a lead

width W1 of 70 □m, it is possible to form inner leads having a fineness corresponding to an inner lead pitch p of 0.12 mm. Of course, it may be possible to form inner leads having a further reduced tip pitch by adjusting the blank thickness t and the lead width W1. That is to say, an inner lead tip pitch p up to 0.08 mm, a blank thickness up to 25 □m , and a lead width W1 up to 40 □m can be obtained.

In the case where twisting of the inner leads does not occur in the fabricating process, as in the case where the inner leads are short in their length, a lead frame illustrated in FIG. 9(a) can be directly obtained. However, where the inner leads are long in length as compared to those of the first embodiment, the inner leads have tendency for the generation of twisting. Thus, in this case, the lead frame is obtained by etching in a state where the tips of the inner leads are bound to each other by a connecting member 131B as shown in FIG. 9(c)(イ). Then, the connecting member 131B which is not necessary for the fabrication of a semiconductor package is cut off by means of a press to obtain a lead frame shaped as shown in FIG. 9(a).

Moreover, as described above, where unnecessary portions in a structure shown in FIG. 9(c)(イ) are cut to obtain the lead frame having the contour shown in FIG.

9(a), a reinforcing tape 160 (a polyimide tape is generally used, as shown in FIG. 9(c)(A). While the connecting member 131B is cut off by means of a press to obtain the contour shown in FIG. 9(c)(B), a semiconductor device is mounted on the lead frame still having the reinforcing tape attached thereon. Also, the mounted semiconductor device is encapsulated with a resin in a condition where the lead frame still has the tape. The line E11-E12 illustrates a cut portion.

The tip of the inner lead 131 of the lead frame used in the semiconductor device of this first embodiment has a cross-sectional shape as shown in FIG. 13(1)(a). The tip 131A has an etched flat surface (second surface) 131Ab which is substantially flat and therefore has a width W1 slightly greater than the width W2 of an opposite surface. The widths W1 and W2 (about 1000 □m) are more than the width W at the central portion of the tips when viewed in the direction of the inner lead thickness. Thus, the tip of the inner lead has a cross-sectional shape having opposite wide surfaces. To this end, although either of the opposite surfaces of the tip 131A can be easily electrically connected to a semiconductor device (not shown) by a wire 120A or 120B, this embodiment illustrates the use of the etched flat surface for wire-bonding as shown in FIG. 13(□)(a). In FIG. 13, a reference numeral

131Ab depicts an etched flat surface, 131Aa a surface of a lead frame blank, and 121A and 121B, respectively, a plated portion. In the case of FIG. 13(B)(a), there has particularly excellent in wire-bonding property, because the etched flat surface does not have roughness. FIG. 13(A) shows that the tip 1331B of the inner lead of the lead frame fabricated according to the process illustrated in FIG. 14 is wire-bonded to a semiconductor device. In this case, however, both the opposite surfaces of the tip 1331B of the inner lead are flat, but have a width smaller than that in a direction of the inner lead thickness. In addition to this, as both the opposite surfaces of the tip 1331B is formed of surfaces of the lead frame blank, these surfaces have an inferior wire-bonding property as compared to that of the etched flat surface of this first embodiment. FIG. 13(C) shows that the inner lead tip 1331C or 1331D, obtained by thinning in its thickness by a means of a press (coining) and then by etching, is wire-bonded to a semiconductor device (not shown). In this case, however, a pressed surface of the inner lead tip is not flat as shown FIG. 13(C). Thus, the wire-bonding on either of the opposite surfaces as shown in FIG. 13(C)(a) or FIG. 13(C)(b) often results in an insufficient wire-bonding stability and a problematic quality. The drawing reference numeral 1331Ab represents a coining surface.

A modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention will described hereinafter. FIGs. 3(a) through 3(e) are cross-sectional views of the modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention. The semiconductor device of the modified example as shown in FIG. 3(a), is different from that of the first embodiment in that a position of the die pad 135 is changed, that is, the die pad 135 is exposed to the outside. By the fact that the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Also, in the semiconductor device of the modified example as shown in FIG. 3(b), because the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Unlike the first embodiment or the modified example as shown in FIG. 3(a), in the present modified example as shown in FIG. 3(b), because a direction of the semiconductor device 110 is changed, the first surfaces of the lead frame are established as the wire bonding surfaces. The modified examples as shown in FIGs. 3(c), 3(d) and 3(e), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the first embodiment, the modified

example as shown in FIG. 3(a) and the modified example as shown in FIG. 3(b), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions, whereby an entire manufacturing procedure can be simplified.

Next, a resin-encapsulated semiconductor device in accordance with a second embodiment of the present invention will be described. FIG. 4(a) is a cross-sectional view of the resin-encapsulated semiconductor device in accordance with the second embodiment of the present invention, FIG. 4(b) is a cross-sectional view illustrating inner leads, taken along the line A3-A4 of FIG. 4(a), and FIG. 4(c) is a cross-sectional view illustrating a terminal column, taken along the line B3-B4 of FIG. 4(a). Because an outer appearance of the semiconductor device of the second embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 3, the drawing reference numeral 200 represents a semiconductor device, 210 a semiconductor chip, 211 electrodes (pads), 220 wires, 230 a lead frame, 231 inner leads, 231Ab a second surface, 231Ac a third surface, 231Ad a fourth surface, 233 terminal columns, 233A terminal portions, 233B side surfaces, 233S top surfaces, 240 a resin encapsulate, and 270 a reinforcing fastener tape. In the semiconductor device of

this second embodiment, the lead frame 230 does not have a die pad, the semiconductor chip 210 is fastened to the inner leads 231 by the reinforcing fastener tape 232, and the semiconductor chip 210 is electrically connected at its electrodes (pads) 211 to the second surfaces 231Ab of the inner leads 231 by wires 220. Also, in the case of this second embodiment, similarly to the first embodiment, the electrical connection between the resin-encapsulated semiconductor device 200 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 200 via the terminal portions 233A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 233A located on the top surfaces 233S of the terminal columns 233, respectively.

In addition, the semiconductor device of this second embodiment does not have a die pad as shown in FIGs. 10(a) and 10(b). The manufacturing method of the semiconductor device of this embodiment using the lead frame 230A which is shaped by the etching process is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner leads, in the case of the second embodiment, the wire

bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 210 is fastened together with the inner leads 221 by the reinforcing fastener tape 270. Also, the cutting process for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment. The lead frame 230 as shown in FIG. 10(a) is obtained in the same manner by which the lead frame 130A as shown in FIG. 9(a) is obtained. In other words, by cutting the resultant structure obtained after etching the structure as shown in FIG. 10(c)(イ), the contour as shown in FIG. 10(a) is obtained. At this time, the conventional reinforcing fastener tape 260 (the polyimide tape) as shown in FIG. 10(c)(ロ), which performs a reinforcing function is used.

FIG. 5(a) through 5(c) are cross-sectional views illustrating modified examples of the semiconductor device of the second embodiment. The semiconductor device as shown in FIG. 5(a) is different from the semiconductor device of the second embodiment, in that the surface of the semiconductor chip thereof which has the electrodes is directed downward. The modified examples as shown in FIGs. 5(b) and 5(c), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the second embodiment and the modified example as shown in FIG.

5(a), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions. In these examples, because a protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

Hereinafter, a resin-encapsulated semiconductor device in accordance with a third embodiment of the present invention will be described. FIG. 6(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the third embodiment, FIG. 6(b) is a cross-sectional view illustrating inner leads, taken along the line A5-A6 of FIG. 6(a), and FIG. 6(c) is a cross-sectional view illustrating a terminal column, taken along the line B5-B6 of FIG. 6(b). Because an outer appearance of the semiconductor device of the this third embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 6, the drawing reference numeral 300 represents a semiconductor devic , 310 a semiconductor chip, 312 bumps, 330 a lead frame, 331 inner leads, 331Aa a first surface, 331Ab a second surface, 331Ac a third surface, 331Ad a fourth surface, 333 terminal columns, 333A terminal portions, 333B side surfaces, 333S top surfaces, 340 a resin encapsulate, and 350 a

reinforcing fastener tape. In the semiconductor device of this third embodiment, the semiconductor chip 310 is fastened to the second surfaces 331Ab of the inner leads 331 by the bumps 311 thereby to be electrically connected to the second surfaces 331Ab. The lead frame 330 has a contour as shown in FIGs. 10(a) and 10(b), which is formed by the etching process of FIG. 11. As shown in FIG. 13(A)(b), both widths W1A and W2A (about 100 □m) at top and bottom ends of the inner leads 331 are larger than a width WA at a center portion in a thickness-wise direction. Due to the fact that the second surfaces 331Ab of the inner leads 331 is depressed toward the inside of the inner leads and the first surfaces 331Aa are flat, a desired fineness can be obtained. Also, when the second surfaces 331Ab of the inner leads 331 are electrically connected to the semiconductor chip via bumps, easy connection can be accomplished as shown in FIG. 13(□)(b). Further, in the case of this third embodiment, as in the case of the first and second embodiments, the electrical connection between the resin-encapsulated semiconductor device 300 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 300 via the terminal portions 333A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 333A located on the top surfaces of the terminal

columns 333, respectively.

In addition, unlike the semiconductor device of the first embodiment, the semiconductor device of this third embodiment uses a lead frame which is shaped by the etching process as shown in FIG. 12. However, the manufacturing method of the semiconductor device of this embodiment is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner leads, in the case of this third embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 310 is fastened to the inner leads 331 via the bumps. Also, the cutting process for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment.

FIG. 6(d) is a cross-sectional view illustrating a modified example of the semiconductor device in accordance with the third embodiment of the present invention. In the modified example of the semiconductor device as shown in FIG. 6(d), the terminal portions each comprising the semi-spherical solder are not provided, and the top surfaces of the terminal columns are directly used as the terminal

portions. Because the protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

Hereinafter, a resin-encapsulated semiconductor device in accordance with a fourth embodiment of the present invention will be described. FIG. 7(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the fourth embodiment, FIG. 7(b) is a cross-sectional view illustrating inner leads, taken along the line A7-A8 of FIG. 7(a), and FIG. 7(c) is a cross-sectional view illustrating a terminal column, taken along the line B7-B8 of FIG. 7(b). Because an outer appearance of the semiconductor device of the this fourth embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 7, the drawing reference numeral 400 represents a semiconductor device, 410 a semiconductor chip, 411 pads, 430 a-lead frame, 431 inner leads, 431Aa a first surface, 431Ab a second surface, 431Ac a third surface, 431Ad a fourth surface, 433 terminal columns, 433A terminal portions, 433B side surfaces, 433S top surfaces, 440 a resin encapsulate, and 470 insulating adhesive. In the semiconductor device of this fourth embodiment, one surface of the semiconductor chip 410 on which the pads 411 are disposed is fastened to the second

surfaces 431Ab of the inner leads 431 by the insul adhesive 470, and the pads 411 and the first surfaces of the inner leads 431 are electrically connected with other by wires 420. The semiconductor device of fourth embodiment uses the same lead frame which is use the third embodiment, which has the contour as show FIG. 10(a) and 10(b). Also, in the case of this fo embodiment, as in the case of the first and sec embodiments, the electrical connection between the res encapsulated semiconductor device 400 of this embodim and an external circuit is achieved by mounting the res encapsulated semiconductor device 400 via the termi portions 433A each being made of a semi-spherical solde on a printed circuit substrate, with the terminal portio 433A located on the top surfaces of the terminal colum 433, respectively.

FIG. 7(d) is a cross-sectional view illustrating modified example of the semiconductor device in accordanc with the fourth embodiment of the present invention. the modified example of the semiconductor device as show in FIG. 7(d), the terminal portions each comprising th semi-spherical solder are not provided, and the to surfaces of the terminal columns are directly used as th terminal portions. Because the protective frame is not used and the side surfaces 433B of the terminal columns 43

are exposed to the outside, a checking operation by a test, etc. can be easily performed.

[EFFECTS OF THE INVENTION]

The present invention provides a resin-encapsulated semiconductor device employing the above-mentioned lead frame, which is capable of meeting a demand for the increased terminal number. Furthermore, the resin-encapsulated semiconductor device in accordance with this invention does not require a process of cutting or bending the dam bars as in the case of using a lead frame having outer leads as shown in FIG. 13(b). As a result of this, the resin-encapsulated semiconductor device does not have a problem in that the outer leads are bent, or a problem associated with coplanarity. In addition to these advantages, the resin-encapsulated semiconductor device has a shortened interconnection length as compared to the QTP or the BGA, whereby the semiconductor device can be reduced in a parasitic capacity, and shortened in a transfer delay time.

(19)日本国特許庁 (JP)　(12)公開特許公報 (A)　(11)特許出願公開番号

特開平9－8205

(43)公開日 平成9年(1997)1月10日

(51)Int.Cl.*	識別記号	府内整理番号	FI	技術表示箇所
H01L 23/50			H01L 23/50	J
23/12			23/12	L

審査請求 未請求 請求項の数7 FD (全5頁)

(21)出願番号 特願平7－170490

(22)出願日 平成7年(1995)6月14日

(71)出願人 000002897
大日本印刷株式会社
東京都新宿区市谷加賀町一丁目1番1号

(72)発明者 山田 進一
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内

(73)発明者 佐々木 実
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内

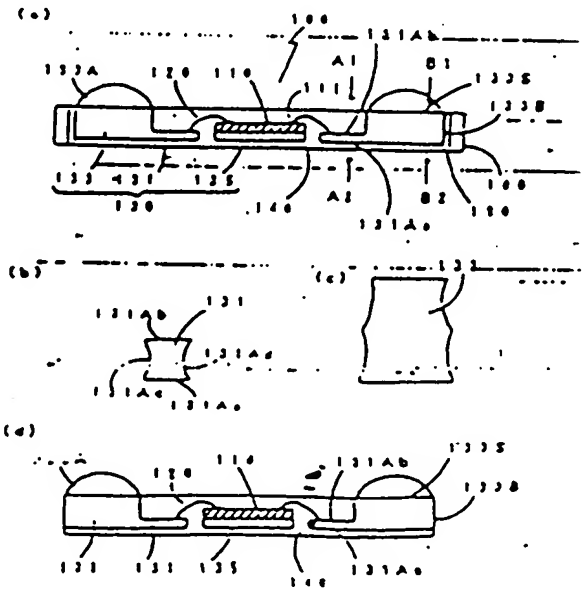
(74)代理人 弁理士 小西 淳美

(54)【発明の名称】樹脂封止型半導体装置

(57)【要約】　(修正有)

【目的】 多ピン化に対応でき、且つ、アウターリードの位置ズレや平坦性の向上にも対応できる樹脂封止型半導体装置を提供する。

【構成】 一体的に連結したリードフレーム素材と同じ部材の外枠部と支持するための比較的細い端子部133とを有し、且つ、端子部はインナーリードの外側側においてインナーリードに対して曲げ方向に直交して設けられており、端子部の先端面に半田等からなる端子部を設け、端子部を封止用樹脂部から露出させ、端子部の外部側の側面を封止用樹脂部から露出させている。インナーリードは、断面形状が略方形で第1面131Aa、第2面Ab、第3面Ac、第4面Adの4面を有しており、かつ第1面はリードフレーム素材と同じ部材の部分の一方の面と同一平面上にあって第2面に向き合っており、第3面、第4面はインナーリードの内側に向かってくびんだ形状に形成されている。



【特許請求の範囲】

【請求項1】　2段エッチング加工によりインナーリードの厚さがリードフレーム素材の厚さよりも薄肉に形成されたリードフレームを用いた半導体装置であって、前記リードフレームは、リードフレーム素材よりも薄肉のインナーリードと、該インナーリードに一体的に連設したリードフレーム素材と同じ厚さの外部回路と接続するための吊り状の端子片とを有し、且つ、端子片にはインナーリードの外側部においてインナーリードに対して所定方向に直交して設けられており、端子片の先端部に半田等からなる端子玉を設け、端子玉を封止用樹脂部から露出させ、端子片の外側部の断面を封止用樹脂部から露出させており、インナーリードは、断面形状が略方形で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面はリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあって第2面に向き合っており、第3面、第4面にはインナーリードの内側に向かって凹んだ形状に形成されていることを特徴とする樹脂封止型半導体装置。

【請求項2】　2段エッチング加工によりインナーリードの厚さがリードフレーム素材の厚さよりも薄肉に形成されたリードフレームを用いた半導体装置であって、前記リードフレームは、リードフレーム素材よりも薄肉のインナーリードと、該インナーリードに一体的に連設したリードフレーム素材と同じ厚さの外部回路と接続するための吊り状の端子片とを有し、且つ、端子片にはインナーリードの外側部においてインナーリードに対して所定方向に直交して設けられており、端子片の先端の一部を封止用樹脂部から露出させて端子とし、端子片の外側部の断面を封止用樹脂部から露出させており、インナーリードは、断面形状が略方形で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面にリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあって第2面に向き合っており、第3面、第4面にはインナーリードの内側に向かって凹んだ形状に形成されていることを特徴とする樹脂封止型半導体装置。

【請求項3】　請求項1ないし2において、半導体素子はインナーリード側に位置し、該半導体素子の電極部にワイヤにてインナーリードと電気的に接続されていることを特徴とする樹脂封止型半導体装置。

【請求項4】　請求項3において、リードフレームにダイパッドを有しており、半導体素子はダイパッド上に搭載され、固定されていることを特徴とする樹脂封止型半導体装置。

【請求項5】　請求項3において、リードフレームにダイパッドを持たないもので、半導体素子はインナーリードとともに高耐熱性テープにより固定されていることを特徴とする樹脂封止型半導体装置。

【請求項6】　請求項1ないし2において、半導体素子は半導体素子の電極側の面をインナーリードの第2面に絶縁性接着材により固定されており、該半導体素子の電極部はワイヤによりインナーリードの第1面と電気的に接続されていることを特徴とする樹脂封止型半導体装置。

【請求項7】　請求項1ないし2において、半導体素子はバンプによりインナーリードの第2面に固定されて電気的にインナーリードと接続していることを特徴とする樹脂封止型半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の多ピン化に対応でき、且つ、アウターリードの位置ズレ（コプラナリティー）やアウターリードの平坦性（コプラナリティー）の向上に対応できる、リードフレームを用いた樹脂封止型半導体装置に関する。

【0002】

【従来の技術】従来より用いられている樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）は、一般に図13(a)に示されるような構造であり、半導体素子150を搭載するダイパッド部151、電気的接続を行うためのアウターリード部153、アウターリード部153に一体となったインナーリード部152、該インナーリード部152の先端部と半導体素子150の電極パッド151とを電気的に接続するためのワイヤ153、半導体素子150を封止して外界からの応力、汚染から守る樹脂154の五部からなっており、半導体素子150をリードフレームのダイパッド151上に搭載した後に、樹脂154により封止してパッケージとしたもので、半導体素子150の電極パッド151に対応できる数のインナーリード152を必要とするものである。そして、このような樹脂封止型の半導体装置の構造部材として用いられる（単層）リードフレームは、一般には図15(b)に示すような構造のもので、半導体素子を搭載するためのダイパッド151と、ダイパッド151の周囲に設けられた半導体素子と電気的接続するためのインナーリード152、該インナーリード152に連続して外部回路との電気的接続を行うためのアウターリード153、樹脂封止する際のダムとなるダムバー154、リードフレーム150全体を支持するフレーム（図示せず）部155等を備えており、通常、コバール、42合金（42%ニッケル-鉄合金）、銅系合金のような導電性に優れた金属を用い、プレス法もしくはエッチング法により形成されていた。尚、図15(b)(c)は、図15(a)(イ)に示すリードフレーム平面図のF1-F2における断面図である。

【0003】このようなリードフレームを用いた樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においては、電子機器の軽薄短小化の対応と半導体素子の高集積化において、小型薄型化かつ高密度

3

様化が進むで，その結果，表面実装型半導体装置 4

にQFP (Quad Flat Package) およびTQFP (Thin Quad Flat Package) までに，リードの多ピン化が著しくなってきた．上記の半導体装置に用いられるリードフレームは，従来たものにフォトリソグラフィー技術を用いたエッチング加工方法により作製され，従来でないものにプレスによる加工方法によるが作製されるのが一般的であったが，このような半導体装置の多ピン化にともない，リードフレームにおいても，インナーリード先端部の微細化が進み，当初は，従来たものにおいては，プレスによる打ち抜き加工によらず，リードフレーム部材の板厚が0．25mm程度のものを用い，エッチング加工で対応してきた．このエッチング加工方法の工程について以下，図14に基づいて概略に述べておく．先ず，鉄合金もしくは42%ニッケル-鉄合金からなる厚さ0．25mm程度の基板（リードフレーム形成1410）を十分洗浄（図14（a））したは，重クロム酸カリウムを感光剤としたカゼインレジストのフォトレジスト1400を両面の所定位置に均一に塗布する．（（図14（b））次いで，所定のパターンが形成されたマスクを介して両面同時でレジスト膜を感光した後，所定の現像液で未感光性レジストを現像して（図14（c）），レジストパターン1430を形成し，必要処理に応じて焼き処理を必要に応じて行い，塩化第二鉄水溶液を主たる成分とするエッチング液にて，スプレイにて基板（リードフレーム形成1410）に穴を開け所定の寸法形状にエッチングし，貫通させる．（図14（d））

次いで，レジスト膜を剥離処理し（図14（e）），洗浄後，所定のリードフレームを得て，エッチング加工工程を終了する．このように，エッチング加工によって作製されたリードフレームに，更に，所定のエリアに5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48 49 50 51 52 53 54 55 56 57 58 59 60 61 62 63 64 65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80 81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96 97 98 99 100 101 102 103 104 105 106 107 108 109 110 111 112 113 114 115 116 117 118 119 120 121 122 123 124 125 126 127 128 129 130 131 132 133 134 135 136 137 138 139 140 141 142 143 144 145 146 147 148 149 150 151 152 153 154 155 156 157 158 159 160 161 162 163 164 165 166 167 168 169 170 171 172 173 174 175 176 177 178 179 180 181 182 183 184 185 186 187 188 189 190 191 192 193 194 195 196 197 198 199 200 201 202 203 204 205 206 207 208 209 210 211 212 213 214 215 216 217 218 219 220 221 222 223 224 225 226 227 228 229 230 231 232 233 234 235 236 237 238 239 240 241 242 243 244 245 246 247 248 249 250 251 252 253 254 255 256 257 258 259 260 261 262 263 264 265 266 267 268 269 270 271 272 273 274 275 276 277 278 279 280 281 282 283 284 285 286 287 288 289 290 291 292 293 294 295 296 297 298 299 300 301 302 303 304 305 306 307 308 309 310 311 312 313 314 315 316 317 318 319 320 321 322 323 324 325 326 327 328 329 330 331 332 333 334 335 336 337 338 339 340 341 342 343 344 345 346 347 348 349 350 351 352 353 354 355 356 357 358 359 360 361 362 363 364 365 366 367 368 369 370 371 372 373 374 375 376 377 378 379 380 381 382 383 384 385 386 387 388 389 390 391 392 393 394 395 396 397 398 399 400 401 402 403 404 405 406 407 408 409 410 411 412 413 414 415 416 417 418 419 420 421 422 423 424 425 426 427 428 429 430 431 432 433 434 435 436 437 438 439 440 441 442 443 444 445 446 447 448 449 450 451 452 453 454 455 456 457 458 459 460 461 462 463 464 465 466 467 468 469 470 471 472 473 474 475 476 477 478 479 480 481 482 483 484 485 486 487 488 489 490 491 492 493 494 495 496 497 498 499 500 501 502 503 504 505 506 507 508 509 510 511 512 513 514 515 516 517 518 519 520 521 522 523 524 525 526 527 528 529 530 531 532 533 534 535 536 537 538 539 540 541 542 543 544 545 546 547 548 549 550 551 552 553 554 555 556 557 558 559 560 561 562 563 564 565 566 567 568 569 570 571 572 573 574 575 576 577 578 579 580 581 582 583 584 585 586 587 588 589 590 591 592 593 594 595 596 597 598 599 600 601 602 603 604 605 606 607 608 609 610 611 612 613 614 615 616 617 618 619 620 621 622 623 624 625 626 627 628 629 630 631 632 633 634 635 636 637 638 639 640 641 642 643 644 645 646 647 648 649 650 651 652 653 654 655 656 657 658 659 660 661 662 663 664 665 666 667 668 669 670 671 672 673 674 675 676 677 678 679 680 681 682 683 684 685 686 687 688 689 690 691 692 693 694 695 696 697 698 699 700 701 702 703 704 705 706 707 708 709 710 711 712 713 714 715 716 717 718 719 720 721 722 723 724 725 726 727 728 729 730 731 732 733 734 735 736 737 738 739 740 741 742 743 744 745 746 747 748 749 750 751 752 753 754 755 756 757 758 759 760 761 762 763 764 765 766 767 768 769 770 771 772 773 774 775 776 777 778 779 780 781 782 783 784 785 786 787 788 789 790 791 792 793 794 795 796 797 798 799 800 801 802 803 804 805 806 807 808 809 810 811 812 813 814 815 816 817 818 819 820 821 822 823 824 825 826 827 828 829 830 831 832 833 834 835 836 837 838 839 840 841 842 843 844 845 846 847 848 849 850 851 852 853 854 855 856 857 858 859 860 861 862 863 864 865 866 867 868 869 870 871 872 873 874 875 876 877 878 879 880 881 882 883 884 885 886 887 888 889 890 891 892 893 894 895 896 897 898 899 900 901 902 903 904 905 906 907 908 909 910 911 912 913 914 915 916 917 918 919 920 921 922 923 924 925 926 927 928 929 930 931 932 933 934 935 936 937 938 939 940 941 942 943 944 945 946 947 948 949 950 951 952 953 954 955 956 957 958 959 960 961 962 963 964 965 966 967 968 969 970 971 972 973 974 975 976 977 978 979 980 981 982 983 984 985 986 987 988 989 990 991 992 993 994 995 996 997 998 999 1000

4

リード先端のエッチングにより加工を施してきたが，これが限度とされていた．

〔0004〕しかしながら，近年，表面実装型半導体装置に，小パッケージで，多端子であるインナーリードのピッチが0．165mmピッチを見て，更に0．5～0．13mmピッチまでの狭ピッチ化要求がでてきたこと，エッチング加工において，リード先端の幅を狭くした場合には，アセンブリ工程やマウント工程といった後工程におけるアウターリードの強度不足が著しいという点から，更にリード先端の板厚を薄くしてエッチング加工を行う方法にも関心が出てきた．

〔0005〕これに対応する方法として，アウターリードの強度を保持した状態化を行う方法で，インナーリード部分をハーフエッチングもしくはプレスにより薄くしてエッチング加工を行う方法が提案されていた．しかし，プレスにより薄くしてエッチング加工をおこなう場合には，後工程においての強度が不足する（例えば，ボンディングエリアの平坦性），ボンディング時のクランプに必要なインナーリードの固定強度が充分得られない．また，2度行なわなければならない製造工程が複雑になる．等問題点が多くある．そして，インナーリード部分をハーフエッチングにより薄くしてエッチング加工を行う方法の場合にも，やはり2度行なわなければならず，製造工程が複雑になるという問題があり，いずれも実用化には，まだ至っていないのが現状である．

〔0006〕

〔発明が解決しようとする課題〕一方，半導体装置の多端子化にともないインナーリードピッチが狭くなるため，半導体装置を実装する際に，アウターリードの位置ズレ（スキュー）や平坦性（コプラナリティー）の許容しきいが大きな問題となってきた．本発明は，このような状況のもと，多端子化に対応でき，且つ，アウターリードの位置ズレ（スキュー）や平坦性（コプラナリティー）の問題にも対応できる半導体装置の提供をしようとするものである．

〔0007〕

〔課題を解決するための手段〕本発明の樹脂封止型半導体装置は，2段エッチング加工によりインナーリードの一部をがリードフレーム元材の厚さよりも薄肉にされた加工されたリードフレームを用いた半導体装置であって，前記インナーリードと，該インナーリードに一体的に連結したリードフレーム元材と同じ厚さの外部回路と接続するための5本の端子とを有し，且つ，該半導体にインナーリードの内側においてインナーリードに対して略平行に延設しておけられており，該半導体の表裏面に半田からなる半田層を設け，該半導体を封止樹脂層から露出させており，半導体の外部への接続を封止樹脂層から露出させており，インナーリードに，断面形状が場所的に異な

面，第2面，第3面，第4面の4面を有しており，かつ第1面にリードフレーム三枠と同じ位置の他の部分の一方の面と同一平面上にあって第2面に向き合っており，第3面，第4面にインナーリードの内側に向かって凹んだ形状に形成されていることを特徴とするものである．また，本発明の樹脂封止型半導体装置は，2段エッチング加工によりインナーリードの厚さがリードフレーム本体の厚さよりも薄肉に形成加工されたリードフレームを用いた半導体装置であって，前記リードフレームに，リードフレーム本体よりも薄肉のインナーリードと，該インナーリードに一体的に連設したリードフレーム本体と同じ厚さの外部回路と接続するための広巾の端子部とを有し，且つ，端子巾にインナーリードの先端側においてインナーリードに対して斜め方向に設定して設けられており，端子巾の先端の一辺を封止用樹脂部から突出させて端子巾とし，端子巾の先端側の前記を封止用樹脂部から突出させており，インナーリードに，断面形状が矩形状で第1面，第2面，第3面，第4面の4面を有しており，かつ第1面にリードフレーム三枠と同じ位置の他の部分の一方の面と同一平面上にあって第2面に向き合っており，第3面，第4面にインナーリードの内側に向かって凹んだ形状に形成されていることを特徴とするものである．そして，上記において，半導体素子に，インナーリード前端に設けられた半導体素子の電極部（パッド）にワイヤにてインナーリードと電気的に接続されていることを特徴とするものである．また，前記リードフレームにダイパッドを有し，半導体素子にダイパッド上に搭載，固定されていることを特徴とするものであり，前記リードフレームにダイパッドを有さないもので，半導体素子にインナーリードとともに絶縁用テープにより固定されていることを特徴とするものである．また，上記において，リードフレームにダイパッドを有さないもので，半導体素子にインナーリードとともに絶縁固定用テープにより固定されていることを特徴とするものである．また，上記において，半導体素子に，半導体素子の電極部（パッド）部の面をインナーリードの第2面に絶縁性接着材により固定されており，該半導体素子の電極部（パッド）にワイヤによりインナーリードが，電気的に接続されていることを特徴とするものである．また，上記において，半導体素子に，バンプによりインナーリードの第2面に固定され，電気的にインナーリードとは接続している．ここで，上記において，端子巾の先端面には巾広部からなる端子部を設け，該端子部を封止用樹脂部から突出させる時，巾広部からなる端子部は封止用樹脂部から突出したものが一般的であるが，必ずしも突出する必要はない．また，端子巾部の先端側の前記を封止用樹脂部から突出させて，その上面を用いる場合もあるが，封止用樹脂部から突出されて外部回路と接続する部分を含めて端子巾と言ってもよい．

【0008】

【作用】本発明の樹脂封止型半導体装置は，上記のように構成することにより，リードフレームを用いた樹脂封止型半導体装置において，多端子化に対応でき，且つ，従来の図13（b）に示す薄肉リードフレームを用いた場合のように，アウターリードのフォーミング工程を必要としないため，これらの工程に起因して発生していたアウターリードのスミューの問題やアウターリードの平坦性（コープラナリティー）の問題を全く無くすことができる半導体装置の提供を可能とするものである．また，2段エッチング加工によりインナーリードの厚さが本体の厚さよりも薄肉に形成加工された，即ち，インナーリードを薄肉に加工された多ピンのリードフレームを用いることにより，半導体装置の多端子化に対応できるものとしている．更に，従来する，図11に示す2段エッチングにより作製された，リードフレームを用いることにより，インナーリード部の第2面に半導体を搭載でき，ワイヤボンディング性のよいものとしている．また第1面も平坦面で，第3面，第4面にインナーリード前に位置であうたのインナーリード先は，突出してあり，且つ，ワイヤボンディングの平坦性を広くとれる．

【0009】

【実施例】本発明の樹脂封止型半導体装置の実施例を図にそって説明する．先ず，実施例1の樹脂封止型半導体装置を図1～図2に示し一説明する．図1（a）に実施例1の樹脂封止型半導体装置の断面図であり，図1（b）に図1（a）のA1－A2におけるインナーリード部の断面図で，図1（c）に図1（a）のB1－B2における端子巾部の断面図で，図2（a）に実施例1の樹脂封止型半導体装置の平面図であり，図2（b）にその正面図を，図2（c）に下面図を示している．図1，図2中，100に半導体装置，110に半導体素子，111に電極部（パッド），120にワイヤ，130にリードフレーム，131にインナーリード，131Aaに第1面，131Abに第2面，131Acに第3面，131Adに第4面，133は端子巾部，133Aに端子部，133Bに凹部，133Sは先端面，135にダイパッド，140に封止用樹脂部である．本実施例1の樹脂封止型半導体装置においては，図1（a）に示すように，半導体素子110は，インナーリード前に位置り，且つ，半導体素子に，図1（a）で半導体素子110の電極部（パッド）111を上にして，半導体素子110の電極部（パッド）111が下側になるようにしてダイパッド135上に搭載され，固定されている．そして，電極部（パッド）111にインナーリード131の第2面131Abにてワイヤ120により，電気的には接続されている．本実施例1の半導体装置100と外部回路との電気的な接続は，端子巾133の先端面133Sに設けられた半田からなる端子部133Aを介してプリント基板等へ搭載されることにより行われる．

尚，実施例1の半導体装置において，やむを得ない場合

１８０を設ける必要はなく、図１（ｄ）に示すような補強材１８０を設けない状態のままでも良い。

【００１０】実施例１の半導体装置１００に使用のリードフレーム１３０は、４２％ニッケル－鉄合金を素材としたもので、そして、図９（ａ）に示すような形状をした、エッチングにより外形加工されたリードフレーム１３０Ａを用いたものであり、端子部１３３部分や他の部分の厚さより薄肉に形成されたインナーリード部１３１をもつ。ダムバー１３６は樹脂封止する際のダムとなる。尚、図９（ａ）に示すような形状をした、エッチングにより外形加工されたリードフレーム１３０Ａを、本実施例においては用いたが、インナーリード部１３１と端子部１３３以外は最終的に不要なものであるから、特にこの形状に限定はされない。インナーリード部１３１の厚さtは４０μｍ、インナーリード部１３１以外の厚さt_0は０．１５ｍｍでリードフレーム素材の板厚のままである。インナーリード部１３１以外の板厚は０．１５ｍｍに限らず更に薄い０．１２５ｍｍ～０．５０ｍｍ程度でも良い。また、インナーリードピッチは０．１２ｍｍと狭いピッチで、半導体装置の多端子化に対応できるものとしている。インナーリード部１３１の第２面１３１Ａｂは平坦状でワイヤボンディングし易い形状となっており、図１（ｂ）に示すように、第３面１３１Ａｃ、第４面１３１Ａｃはインナーリード側へ凹んだ形状をしており、第２面１３１Ａｂ（ワイヤボンディング面）を狭くしても強度的に強いものとしている。

【００１１】本実施例においては、インナーリード１３１の長さが短かく、インナーリード１３１部にヨレが発生しずらいが、通常図９（ａ）に示すような、インナーリード先端がそれぞれ分離された形状のリードフレームをエッチング加工にして作製し、これに後述する方法により半導体素子を搭載して樹脂封止している。インナーリード１３１が長く、インナーリード１３１部にヨレを生じ易い場合には、通常図９（ａ）に示す形状にエッチング加工することは出来ないため、図９（ｃ）（イ）に示すようにインナーリード先端部を連結部１３１Ｂにて固定した状態にエッチング加工した後、インナーリード１３１部を補強テープ１６０で固定し（図９（ｃ）（ロ））、次いでプレスにて半導体装置作製の際には不要の連結部１３１Ｂを除去し、この状態で半導体素子を搭載して半導体装置を作製する。（図９（ｃ）（ハ））

【００１２】次に本実施例１の樹脂封止型半導体装置の製造方法を図８に基づいて簡単に説明する。先ず、後述するエッチング加工にて外形加工された、図９（ａ）に示すリードフレーム１３０Ａを、インナーリード１３１先端の第２面１３１Ａｂが図８で上になるようにして用意した。（図８（ａ））

次いで半導体素子１１０の端子部１１１側の面を図８で上にして、半導体素子をダイパッド１３５上に搭載、固定した。（図８（ｂ））

半導体素子１１０をダイパッド１３５に搭載した後、半導体素子１１０の端子部１１１とインナーリード１３１先端の第２面とをワイヤ１２０にてボンディングした。（図８（ｃ））

次いで、通常の封止用型材１４０で樹脂封止を行った後、不要なリードフレーム１３０の樹脂１４０部から突出している部分をプレスにて切断し、端子部１３３を形成するとともに端子部１３３の外部１３３Ｓを露出した。（図８（ｄ））

図９に示すリードフレーム１３０Ａのダムバー１３６、フレーム部１３７を除去した。この後、リードフレームの端子部の外側の面に半田等からなる端子部１３３Ａを形成して半導体装置を作製した。（図８（ｅ））

次いで、補強材１８０を接着剤１９０を介して端子部の側面を覆うように、外周全体に設けた。（図８（ｆ））

尚、補強材１８０は、半導体装置の運搬の際、端子部の変形が発生することにより封止用樹脂と端子部の境から水分が入り半導体装置にクラックが入り破損してしまうことがないようにする為に設けたものであるが、必ずしも必要としない。また、樹脂による封止は所定の型を用いて行うが、半導体素子１１０のサイズで、且つ、リードフレームの端子部の外側の面が若干樹脂から外部へ突出した状態で封止した。

【００１３】本発明の半導体装置に用いられるリードフレームの製造方法を以下、図にそって説明する。図１１は、本実施例１の樹脂封止型半導体装置に用いられたリードフレームの製造方法を説明するための、インナーリード先端部を含む要部における各工程断面図であり、ここで作製されるリードフレームを示す平面図である図９（ａ）のＤ１－Ｄ２部の断面部における製造工程図である。図１１中、１１１０はリードフレーム素材、１１２０Ａ、１１２０Ｂはレジストパターン、１１３０は第一の開口部、１１４０は第二の開口部、１１５０は第一の凹部、１１６０は第二の凹部、１１７０は平坦状面、１１８０はエッチング抵抗層を示す。先ず、４２％ニッケル－鉄合金からなり、厚さが０．１５ｍｍのリードフレーム素材１１１０の両面に、重クロム酸カリウムを感光剤とした水溶性カゼインレジストを塗布した後、所定のパターン版を用いて、所定形状の第一の開口部１１３０、第二の開口部１１４０をもつレジストパターン１１２０Ａ、１１２０Ｂを形成した。（図１１（ａ））

第一の開口部１１３０は、後のエッチング加工においてリードフレーム素材１１１０をこの開口部からベタ状にリードフレーム素材よりも薄肉に腐蝕するためのもので、レジストの第二の開口部１１４０は、インナーリード先端部の形状を形成するためのものである。第一の開口部１１３０は、少なくともリードフレーム１１１０のインナーリード先端部形成領域を含むが、後工程におい

9

て，テーピングの工程や，リードフレームを固定するクランプ工程で，ベタ状に露出され区分的に狭くなった区分との段差が原因になる場合があるので，エッチングを行うエリアはインナーリード先端の微細加工部分だけにとどずに大きめにとる必要がある．次いで，液温57°C，比重48ボーメの塩化第二鉄溶液を用いて，スプレー圧2．5kg／cm²にて，レジストパターンが形成されたリードフレーム材1110の両面をエッチングし，ベタ状（平滑状）に露出された第一の凹部1150のほぼ中央がリードフレーム板材の約2／3厚程度に達した時点でエッチングを止めた．（図11（b））

上記第1回目のエッチングにおいては，リードフレーム材料1110の両面から同時にエッチングを行ったが，必ずしも両面から同時にエッチングする必要はない．本実施例のように，第1回目のエッチングにおいてリードフレーム材料1110の両面から同時にエッチングする理由は，両面からエッチングすることにより，設定する第2回目のエッチング時間を短縮するためで，レジストパターン9208側からのみの片面エッチングの場合とくらべ，第1回目エッチングと第2回目エッチングのトータル時間が短縮される．次いで，第一の凹部1150の側の露出された第一の凹部1500にエッチング耐食膜1180としてのポリエチングなのあるホットメルト型ワックス（ブレインク社ニックス社製のワックス，型番MR-WB6）を，ダイコータを用いて，塗布し，ベタ状（平滑状）に露出された第一の凹部1150に埋め込んだ．レジストパターン1120A上もエッチング耐食膜1180に覆われた状態とした．（図11（c））

エッチング耐食膜1180を，レジストパターン1120A上全面に残存する必要はないが，第一の凹部1150をほぼ一面にのみ残存することに加えて，図11（c）に示すように，第一の凹部1150とともに，第一の対向部1130側全面にエッチング耐食膜1180を残存した．本実施例で使用したエッチング耐食膜1180に，アルカリ可溶型のワックスであるが，基本的にエッチング液に耐性があり，エッチング時にある程度の耐食性のあるものが，好ましく，特に，上記ワックスに限定されず，U.V.硬化型のものでもよい．このようにエッチング耐食膜1180をインナーリード先端部の形状を形成するためのパターンが形成された面側の露出された第一の凹部1150にのみ設けることにより，第二次のエッチング時に第一の凹部1150が露出されて大きくなりすぎないようにしているとともに，本発明はエッチング加工に対しての耐食的な役割を果たしており，スプレー圧を高く（2．5kg／cm²以上）とすることができ，これによりエッチングが板厚方向に進行しやすくなる．この後，第2回目のエッチングを行い，ベタ状（平滑状）に露出された第二の凹部1160底面側からリードフレーム材料1110をエッチングし，貫通させ，

10

インナーリード先端部131Aを形成した．（図11（c））

第1回目のエッチング工程にて作製された，リードフレーム面に平行なエッチング底面面に形成してあるが，この面を第2面にインナーリード側にへこんだ凹状である．次いで，残存，エッチング耐食膜9208の剥離，レジスト膜（レジストパターン1120A，11208）の剥離を行い，インナーリード先端部131Aが形成された図9（a）に示すリードフレーム130Aを得た．エッチング耐食膜1，80とレジスト膜（レジストパターン1120A，11280）の剥離には塩化メチレン系のトリクロルエチレン系溶剤により容易に剥離した．

〔0014〕上記，図11に示すリードフレームの製造方法に，本実施例に用いられる，インナーリード先端部を両側に形成したリードフレームをエッチング加工により製造する方法で，特に，図1に示す，インナーリード先端の第1面131Aaを両側以外の他の部分と同一面に，第2面131Abと対向させて形成し，且つ，第3面131Ac，第4面131Acをインナーリードの内側に向かってへこんだ形状にするエッチング加工方法である．上記する実施例3の手法は基板のように，パンプを用いて半導体チップをインナーリードの第2面131Abに形成し，インナーリードと電気的に接続する場合に，第2面131Abをインナーリード側にへこんだ形状に形成した方がパンプ形状の高さ許容度が大きくなる．図12に示すエッチング加工方法が採られる．図12に示すエッチング加工方法は，第1回目のエッチング工程までは，図11に示す方法と同じであるが，エッチング耐食膜1180を第二の凹部1160側に埋め込んだ後，第一の凹部1150側から第2回目のエッチングを行い，貫通させる点で異なっている．但し，第1回目のエッチングにて，第二凹口部1140からのエッチングを充分に行っておく．図12に示すエッチング加工方法によって得られたリードフレームのインナーリード先端の断面形状は，図6（b）に示すように，第2面331Abがインナーリード側にへこんだ凹状になる．

〔0015〕尚，上記図11，図12に示すエッチング加工方法のように，エッチングを2段階にわけて行うエッチング加工方法を，一般には2段エッチング加工方法といっており，狭ピッチ化に有利な加工方法である．本発明に用いた図9（a）に示す，リードフレーム130Aの製造においては，2段エッチングは二次元パターン形状を工夫することにより部分的にリードフレーム厚を薄くしながらの完成工をする方法とが併用されており，リードフレーム厚を薄くした部分においては，特に，微細な加工ができるようにしている．図11，図12に示す，上記の方法においては，インナーリード先端部131Aの微細加工は，第二の凹部1160の形状と，最終的にはられるインナーリード先端部の厚さにより決まるものであり，例えば，板厚tを50μm

まで薄くすると、図１１（ｃ）に示す、半径はＷ１を１００μｍとして、インナーリード先端部ピッチｐが０．１５ｍｍまで微細加工可能となる。板厚ｔを３０μｍ程度まで薄くし、半径はＷ１を７０μｍ程度とすると、インナーリード先端部ピッチｐが０．１２ｍｍ程度まで微細加工ができるが、板厚ｔ、半径はＷ１のとり方次第ではインナーリード先端部ピッチｐに更に狭いピッチまでの加工が可能となる。ちなみに、インナーリード先端部ピッチｐを０．０８ｍｍ、板厚２５μｍで半径は４０μｍ程度が実現できる。

【００１６】このようにエッチング加工にてリードフレームを作製する時、インナーリードの長さが短かい場合等、製造工程でインナーリードのヨレが発生しにくい場合には、従来図９（ａ）に示す形状のリードフレームエッチング加工にてほぼよいが、インナーリードの長さが長く、インナーリードにヨレが発生し易い場合には、図９（ｃ）（イ）に示すように、インナーリード先端部から連結部１３１Ｂを設け、インナーリード先端部にここに示した形状にして形成したものを用て、ボンディング後に不必要な連結部１３１Ｂをプレス等により切断して図９（ａ）に示す形状を得る。尚、前述のように、図９（ｃ）（イ）に示すものを切断し、図９（ａ）に示す形状にする際には、図９（ｃ）（ロ）に示すように、予め、粘着性のため薄膜テープ１６０（ポリイミドテープ）を仮貼する。図９（ｃ）（ロ）の状態で、プレス等により連結部１３１Ｂを切断除去するが、本発明者は、テープをつけた状態のままで、リードフレームに穴をあけ、そのまま薄膜は剥離される。尚、Ｅ１、Ｅ２は切断部分を示すものである。

【００１７】本実施例１のボンディング工程に用いられたリードフレームのインナーリード部１３１の断面形状は、図１３（イ）（ａ）に示すようになっており、エッチング形成部１３１Ａｂ側のＷ１には半導体チップ側の幅Ｗ２より若干大きくなっており、Ｗ１、Ｗ２（約１００μｍ）ともこの部分の板厚ｔ方向中央の幅Ｗよりも大きくなっている。このようにインリーリード先端部の断面は広くなった断面形状であるため、どちらの面でも半導体素子（図示せず）とインナーリード先端部１３１Ａとワイヤ１２０Ａ、１２０Ｂによる結線（ボンディング）がし易いものとなっているが、本実施例の場合にエッチング面側（図１３（ロ）（ａ））をボンディング面としている。即ち、１３１Ａｂにエッチング面側による平坦面、１３１Ａａにリードフレーム表面１２１Ａ、１２１Ｂにのっとる面である。エッチング裏面がフラットの無い面であるため、図１３（ロ）の（ａ）の場合は、特に結線（ボンディング）強度が弱れる。図１３（ハ）に図１４に示す加工方法にて作製されたリードフレームのインナーリード先端部１３１Ｂと半導体素子（図示せず）との結線（ボンディング）を示すものであるが、この場合もインナーリード先端部１３１Ｂの断面に平坦ではあるが、この部分の板厚方向のすべてを広くとれない。また断面ともリードフレーム表面であるため、結線（ボンディング）強度はエッチング工程より劣る。図１３（ニ）にプレス（ニーイング）によりインナーリード先端部を薄肉化したばかりエッチング加工によりインナーリード先端部１３１Ｃ、１３１Ｄも加工したものの、ここまでは図示せずとの結線（ボンディング）を示したものであるが、この場合にプレス工程が図に示すようにここになっていたため、どちらの面を用いて結線（ボンディング）しても、図１１（ニ）の（ａ）、（ｂ）に示すように結線（ボンディング）の際に変形が大きく品質的にも問題となる場合が多い。即ち、１３１Ａｂにエッチング面でよろ

【００１８】次に実施例１の薄膜封止型半導体装置の変形例を挙げる。図３（ａ）～図３（ｃ）に、それぞれ、実施例１の薄膜封止型半導体装置の変形例の断面図である。図３（ａ）に示す変形例の半導体装置は、実施例１の半導体装置とは、ダイパッド１３５の位置が異なるもので、ダイパッド部１３５が外部に露出している。ダイパッド部１３５が外部に露出していることにより、実施例１にくべ、熱の発散性が優れている。図３（ｂ）に示す変形例の半導体装置も、ダイパッド部１３５が外部に露出させているものであり、実施例１にくべ、熱の発散性が優れている。実施例１や図３（ａ）に示す変形例とは、半導体素子１１０ののせ方が異なり、ワイヤボンディング面をリードフレームの第１面に設けている。図３（ｃ）、図３（ｄ）、図３（ｅ）に示す変形例は、それぞれ実施例１、図３（ａ）に示す変形例、図３（ｂ）に示す変形例において、半導体の一主面からなる電子部を広げず、電子部の面を保護素子部として用いているものであり、ほぼ二倍を超えた構成となっている。

【００１９】次いで、実施例２の薄膜封止型半導体装置を挙げる。図４（ａ）に実施例２の薄膜封止型半導体装置の断面図であり、図４（ｂ）に図４（ａ）のＡ３－Ａ４における第１面の断面図で、図４（ｃ）は図４（ａ）のＢ３－Ｂ４における第２面の断面図である。尚、実施例２の半導体装置の外観は実施例１とは一同じとなる為、図は省略した。図３や、２００には薄膜封止型半導体装置、２１０は半導体素子、２１１は電極部（パッド）、２２０はワイヤ、２３０はリードフレーム、２３１はインナーリード、２３１Ａａは第１面、２３１Ａｂは第２面、２３１Ａｃは第３面、２３１Ａｄは第４面、２３３は第２封止部、２３３Ａは第１封止部、２３３Ｂは側面、２３３Ｃは上端面、２４０は封止用樹脂、２７０は導電性固定用テープある。本実施例２の半導体装置においては、リードフレーム２３０にダイパッドを設けないもので、半導体素子２１０はインナーリード２３１とともに導電性固定用テープ２７０により固定されており、半導体素子２１０は、半導体素子の電極部（パッド）２１１

例にワイヤ220により、インナーリード231の表面231Aaとは接されている。本実施例2の場合も、実施例1の場合と同様に、半導体基板200と放熱板との電気的な接続は、樹脂部233の底面部に設けられた凹状の半田からなる端子部233Aを介してプリント基板等へ接続されることにより行われる。

【0020】また、本実施例2の半導体装置は、図10(a)、10(b)に示す、ダイパッドを用いない、エッチングにより所定形状とされたリードフレーム230Aを用いたもので、その製造方法に実施例1とほぼ同じ工程であるが、異なる点は、実施例1の場合には半導体チップをインナーリードに固定した状態でワイヤボンディングを行い、樹脂封止しているのに対し、本実施例2の場合には、半導体チップ210をインナーリード231とともに両面固定用テープ270上に固定した状態で、ワイヤボンディング工程を行い、樹脂封止しているようである。尚、樹脂封止後のプレスによる不要部分の切断工程の形成は、実施例1と同様である。図10(a)に示すリードフレーム230Aを得るには、図9(a)に示すリードフレーム130Aを得るときと同様にして得る。即ち、図10(c)(d)に示すエッチングにより所定の形状のものを形成し、図10(a)に示す形状にする。この後、図10(c)(d)に示すように、基材保護のため保護テープ260（ポリイミドテープ）を使用する。

【0021】図5(a)～図5(c)に、実施例2の半導体装置の変形例半導体装置の断面図である。図5(a)に示す変形例半導体装置は、半導体チップの向きが図5(a)で、気泡Bを有する面を下側にしているが、およびワイヤボンディング面もリードフレームの第1面に設けている点で実施例2の半導体装置と異なる。図5(b)、図5(c)に示す変形例半導体装置は、それぞれ実施例2の半導体装置、図5(a)に示す変形例の半導体装置において、半田状の半田からなる端子部を設けず、端子部の底を直接端子部として用いているものである。説明を省くが、端子部233の側面233Bを外部に露出しているため、テスタ等での信号のチェックがしやすい構造となっている。

【0022】次いで、実施例3の樹脂封止型半導体装置を説明する。図6(a)に実施例3の樹脂封止型半導体装置の断面図であり、図6(b)に図6(a)のA5－A6におけるインナーリード部の断面図で、図6(c)に、図6(a)のB5－B6における端子部の断面図である。尚、実施例3の半導体装置の外観は実施例1とほぼ同じとなるため、図は省略した。図6中、300は半導体装置、310は半導体チップ、312はバンプ、330はリードフレーム、331はインナーリード、331Aaは表面、331Abは裏面、331Acは第3面、331Adは第4面、333は端子部、333Aは端子部、333Bは側面、333Sには上面、340は

封止用樹脂、350は保護用テープである。本実施例3の半導体装置においては、半導体チップ310は、バンプ311によりインナーリード331の第2面331Abに固定され、そのためにインナーリード331と接続している。リードフレーム330は、図10(a)、図10(b)に示すものと同じもので、図11に示すエッチングにより所定形状とされたものを用いている。図11(a)、(b)に示すように、インナーリード331の厚さはW1A、W2A（約100μm）ともこの両方の厚さ方向中央のW0Aよりも大きくなっており、また、インナーリード331の第2面331Abはインナーリードの内側に向かって凹んだ形状で、第1面331Aaが二段であることにより、インナーリードの微細化に対応できるとともに、インナーリード331の第2面331Abにおいて、半導体チップとバンプにて電気的に接続するには、図13(c)(d)のように接続がしやすいものとしている。また、本実施例3の場合も、実施例1や実施例2の場合と同様に、半導体装置300と外部回路との電気的な接続は、端子部333底面部に設けられた凹状の半田からなる端子部333Aを介してプリント基板等へ接続されることにより行われる。

【0023】実施例3の半導体装置は、実施例1の半導体装置の場合とほぼ同様であり、図12に示すエッチングにより所定形状とされたリードフレームを用いたものである。半導体装置自体の外観形状はほぼ同じ工程である。異なる点は、実施例1の半導体装置の場合には半導体チップをインナーリードに固定した状態でワイヤボンディングを行い、樹脂封止しているのに対し、本実施例3の半導体装置の場合には、半導体チップ310をインナーリード331にバンプを介して固定して電気的に接続した状態で樹脂封止している点である。また、樹脂封止後のプレスによる不要部分の切断、端子形成工程は、実施例1の半導体装置の場合と同じである。

【0024】図6(d)は、実施例3の半導体装置の変形例半導体装置の断面図である。図6(d)に示す変形例半導体装置は、実施例3の半導体装置において、半田状の半田からなる端子部を設けず、端子部の底を直接端子部として用いているものである。説明を省くが端子部331の側面331Bを外部に露出しているためテスタ等でのチェックがしやすい構造となっている。更にこの端子部333の側面333Bを外部に露出させることから上部からチェックしやすい構造とすることもできる。

【0025】次いで、実施例4の樹脂封止型半導体装置を説明する。図7(a)は実施例4の樹脂封止型半導体装置の断面図であり、図7(b)は図7(a)のA7－A8におけるインナーリード部の断面図で、図6(c)は図6(a)のB7－B8における端子部の断面図である。尚、実施例4の半導体装置の外観は実施例1とほぼ同じとなるため、図は省略した。図7中、400は半導体装置、410は半導体チップ、411はバンプ、430は

リードフレーム、431はインナーリード、431Aaは第1面、431Abは第2面、431Acは第3面、431Acは第4面、433は端子巨面、433Aは端子面、433Bは側面、435は上端面、440は封止用樹脂、470は絶縁性接着材である。本実施例の場合は、半導体チップ410のパッド311側の面をインナーリード331の第2面431Abに絶縁性接着材470を介して固定し、パッド411とインナーリード431の第1面431Aaとをワイヤ420にて電気的に接続したものである。図示するリードフレームは実施例3と同じ、図10(a)、図10(b)に示すものと同じものを使用している。また、本実施例4の場合も、実施例1や実施例2の場合と同様に、半導体装置400と外部回路との電気的な接続は、端子部333先端部に設けられた半田材の半田からなる端子部433Aを介してプリント基板等へ接続されることにより行われる。

【0026】図7(c)は、実施例4のさらなる変形例を示す要部断面図である。図7(c)に示す実施例4の変形例では、実施例4の半導体装置において、ニッケルの二層からなる端子部を設けず、端子巨の面を直接端子部として用いているものである。製造工程を減らしてコストダウンを図ることができる。

【0027】

【発明の効果】本発明の樹脂封止型半導体装置は、上記のように、リードフレームを用いた樹脂封止型半導体装置において、多端子化に対応でき、且つ、図示の図13(b)に示すアウターリードを持つリードフレームを用いた時のようにダムバーのカット工程や、ダムバーの曲げ工程を必要としない。即ち、アウターリードのコプラナリティーの問題や、実装時にはんだブリッジの問題を容易にできる半導体装置の提供を可能としている。また、QFPやBGAに比べるとパッケージ内部の配線長が短かくなるため、寄生容量が小さくなり信号遅延時間を短くすることを可能にしている。

【図面の簡単な説明】

【図1】実施例1の樹脂封止型半導体装置の断面図

【図2】実施例1の樹脂封止型半導体装置の斜視図及び下面図

【図3】実施例1の樹脂封止型半導体装置の変形例の図

【図4】実施例2の樹脂封止型半導体装置の断面図

【図5】実施例2の樹脂封止型半導体装置の変形例の図

【図6】実施例3の樹脂封止型半導体装置の断面図

【図7】実施例4の樹脂封止型半導体装置の断面図

【図8】実施例1の樹脂封止型半導体装置のはんだ付けを説明するための図

【図9】本発明の樹脂封止型半導体装置に用いられるリードフレームの図

【図10】本発明の樹脂封止型半導体装置に用いられるリードフレームの図

【図11】本発明の樹脂封止型半導体装置に用いられるリードフレームの作製方法を説明するための図

【図12】本発明の樹脂封止型半導体装置に用いられるリードフレームの作製方法を説明するための図

【図13】インナーリード先端部でのワイボンディングの高さ位置を示す図

【図14】従来のリードフレームのワイボンディング部を説明するための図

【図15】樹脂封止型半導体装置及び実施例リードフレームの図

【符号の説明】

100. 200. 300. 400 樹脂封止型半導体装置

110. 210. 310. 410 半導体チップ

111. 211. 411 電極（パッド）

312 ワイヤ

120. 220. 420 ワイヤ

120A. 120B ワイヤ

131A. 131B つり部

130. 230. 330. 430 リードフレーム

131. 231. 331. 431 インナーリード

131a. 231Aa. 331Aa. 431Aa 第1面

131Ab. 231Ab. 331Ab. 431Ab 第2面

131Ac. 231Ac. 331Ac. 431Ac 第3面

131Ac. 231Ad. 331Ac. 431Ad 第4面

131B 電極

133. 233. 333. 433 端子巨

133a. 233A. 333a. 433A 端子面

133b. 233B. 333b. 433B 側面

133S. 233S. 333S. 433S 上端面

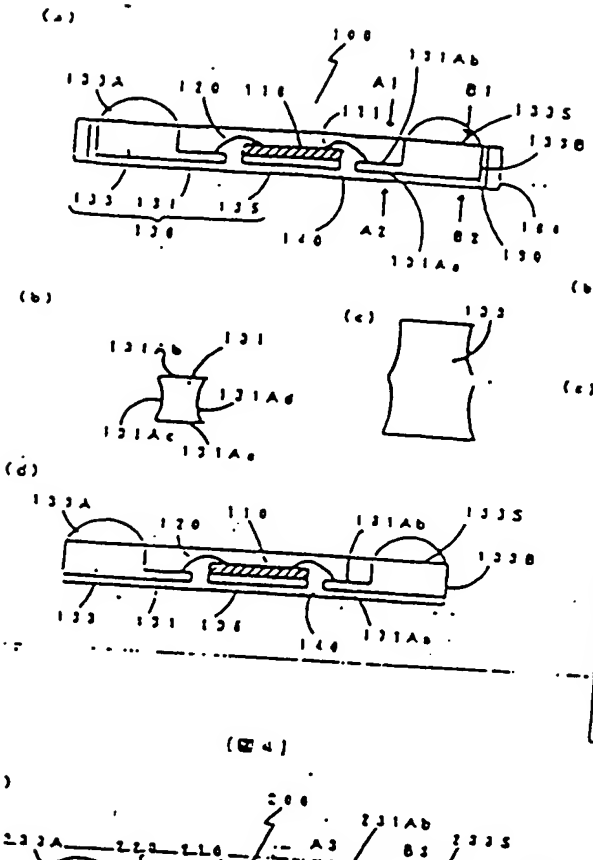
140. 240. 340. 440 封止用樹脂

150 接

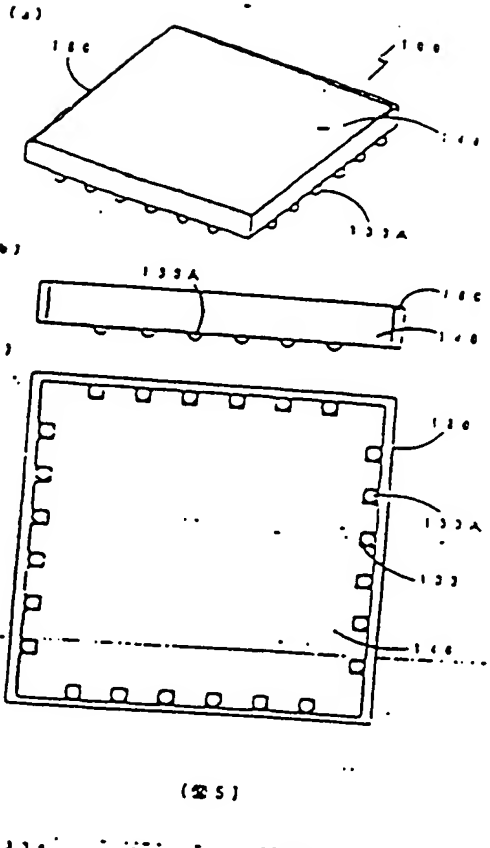
190
粘着剤
260
粘着テープ
270
基板固定用テープ
350
粘着テープ
470
絶縁被覆材
1110
リードフレーム材
1120A、1120B
ジストパターン
1130
一の突起
1140
二の突起
1150
一の凹部
1160
二の凹部
1170
端面
1180
メッキ皮膜層
1320B、1320C、1320D
インナー
1321B、1321C、1321D
ニードル
1331B、1331C、1331D
シナーリード先端部
1331A

リードフレーム材面
1331Ab
インニング面
1410
リードフレーム材
1420
オトレジスト
1430
ジストパターン
1440
シナーリード
1510
リードフレーム
1511
イパッド
1512
シナーリード
1512A
シナーリード先端部
1513
ワターリード
1514
ムバー
1515
レーム材（台座）
1520
基板基台
1521
基板（パッド）
1530
インナー
1540
止着接着

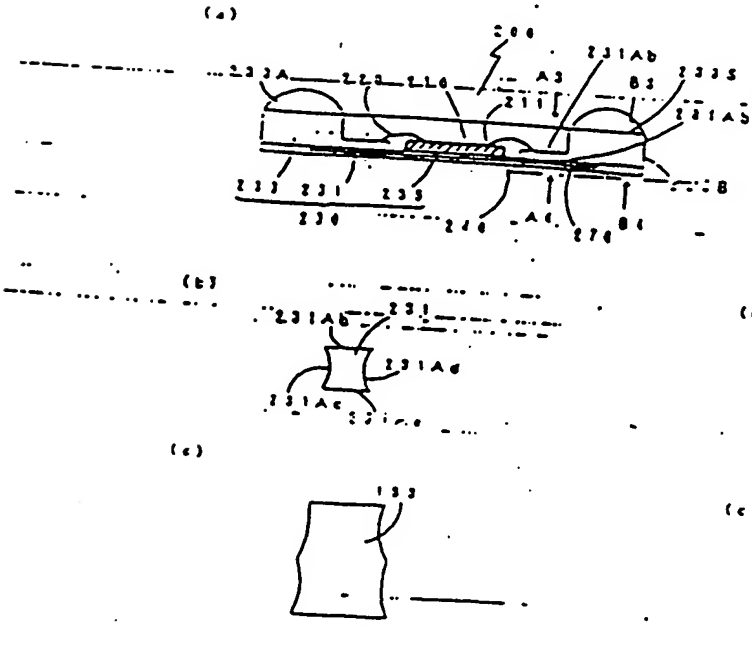
(図1)


(a)
100
131Ab
133A
120
110
A1
B1
111
133S
133B
133
131
135
130
140
A2
B2
131Aa
150
(b)
131Ab
131
131Ad
131Ac
131Ae
(c)
133
(d)
133A
120
110
131Ab
133S
133B
133
131
135
140
131Ab

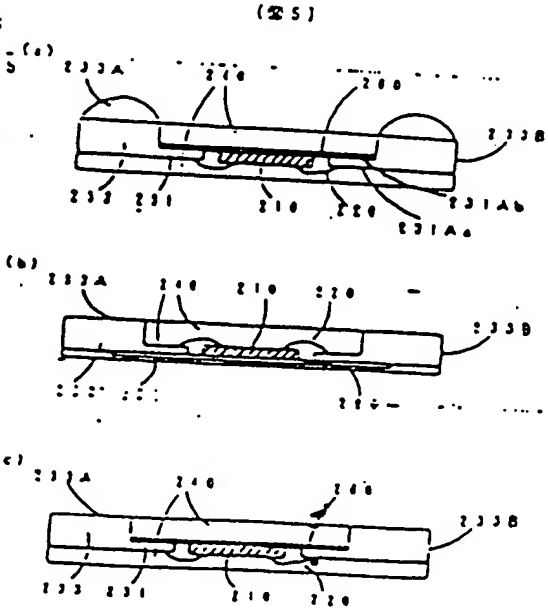
(図2)


(a)
100
133A
(b)
133A
(c)
120
133A
133
140

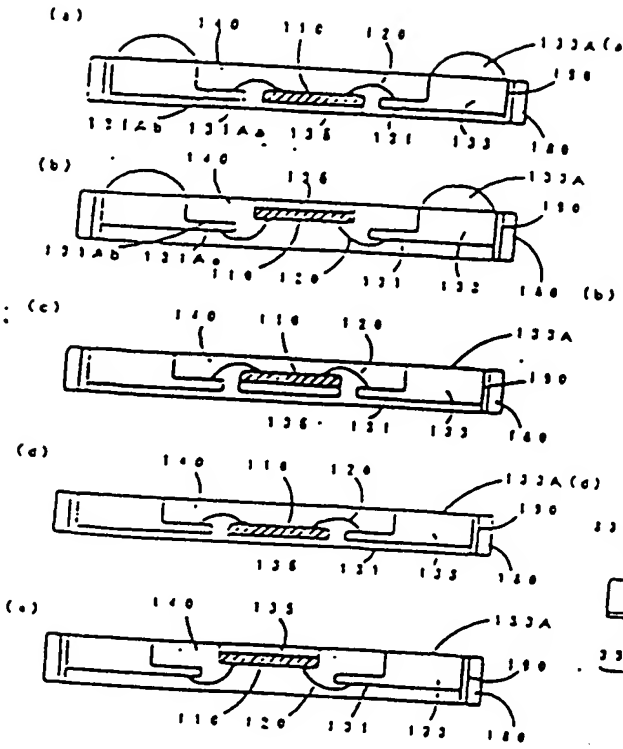
(図4)


(a)
200
231Ab
233A
220
210
A3
B3
233S
231Ad
233B
233
231
235
230
240
A4
270
B4
(b)
231Ab
231
231Ad
231Ac
(c)
233

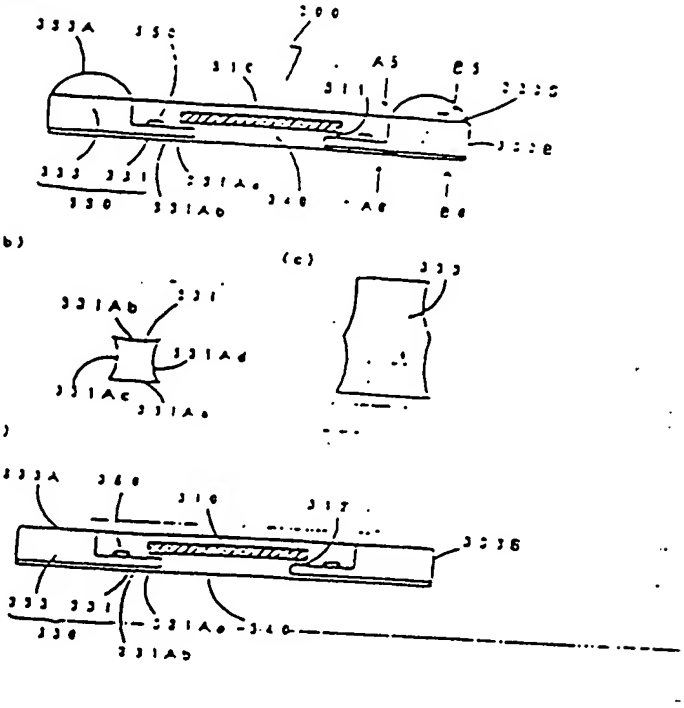
(図5)


(a)
233A
220
200
233B
232
231
210
220
231Ab
231Ad
(b)
233A
240
210
220
233B
(c)
233A
240
260
233B
233
231
210
220

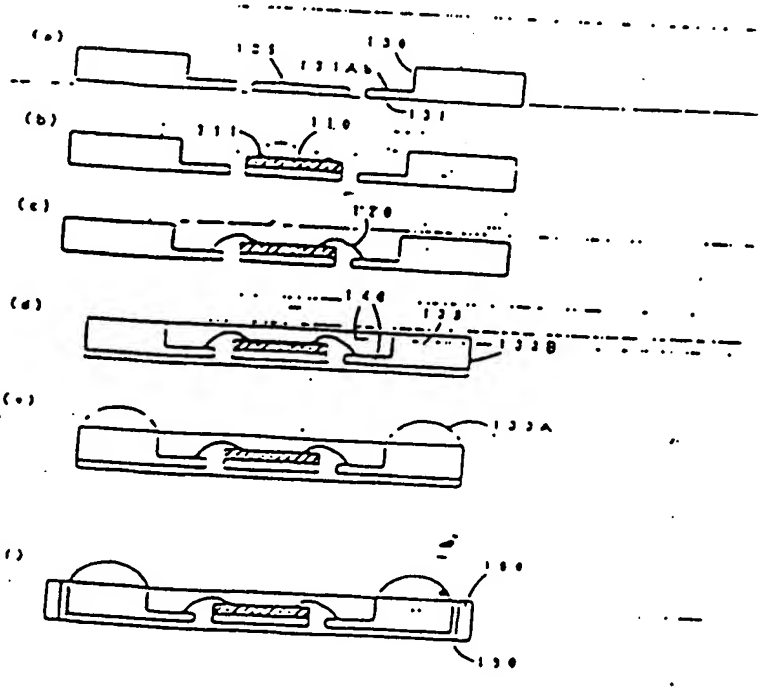
(図3)



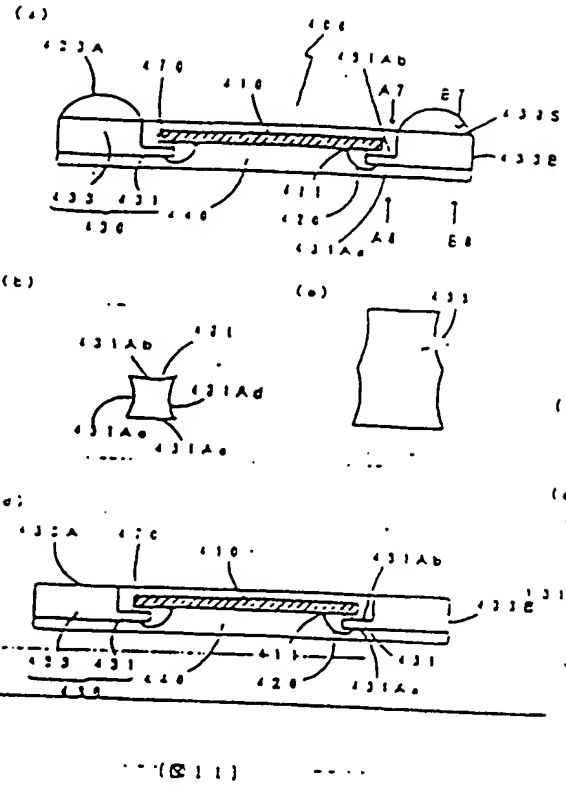
(図6)



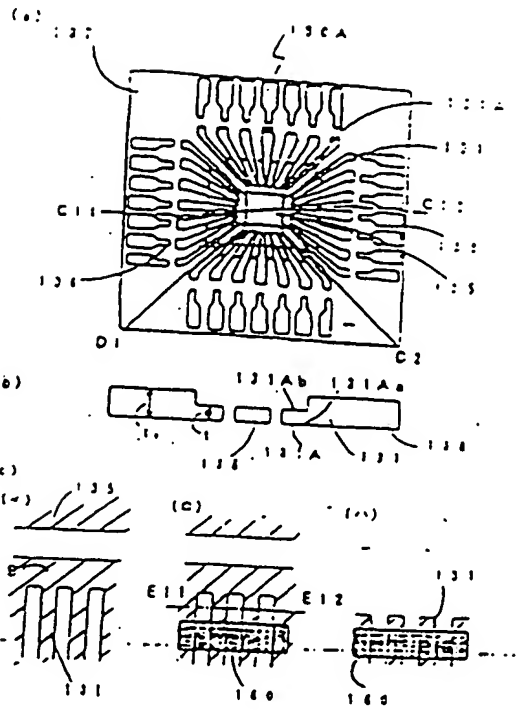
(図8)



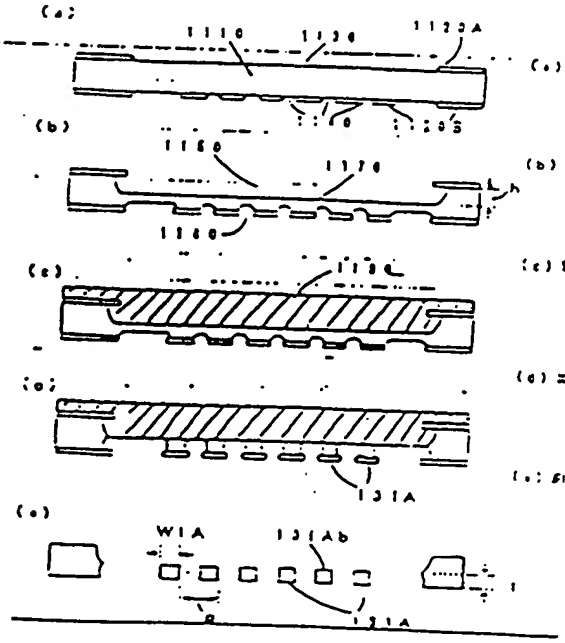
【図7】



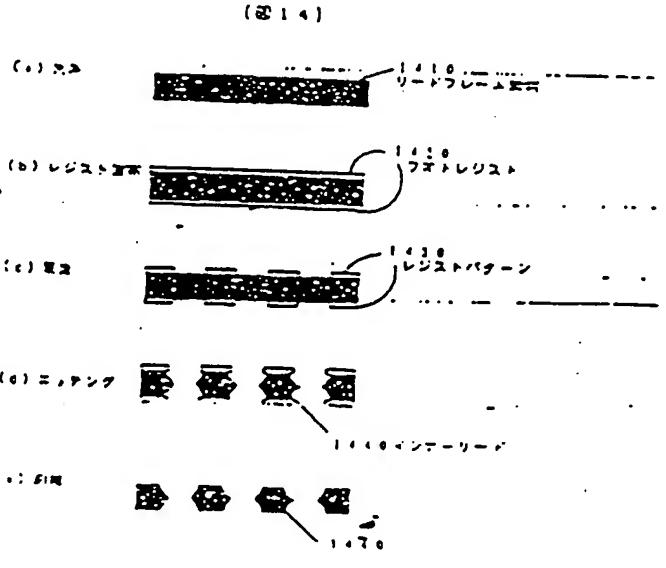
【図9】



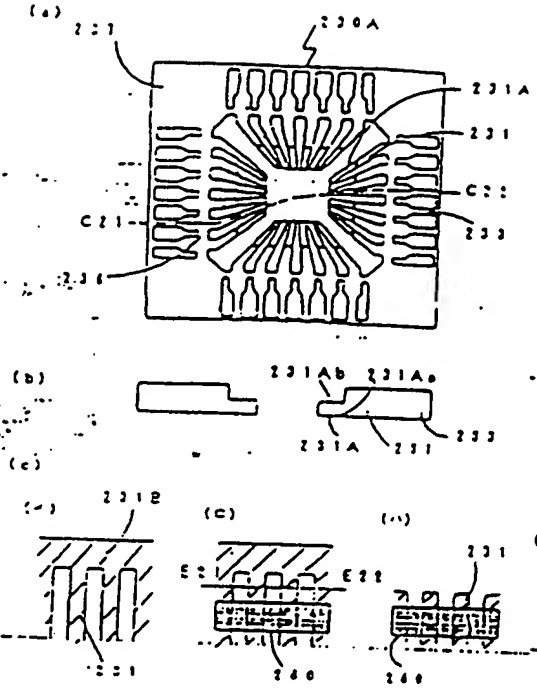
【図11】



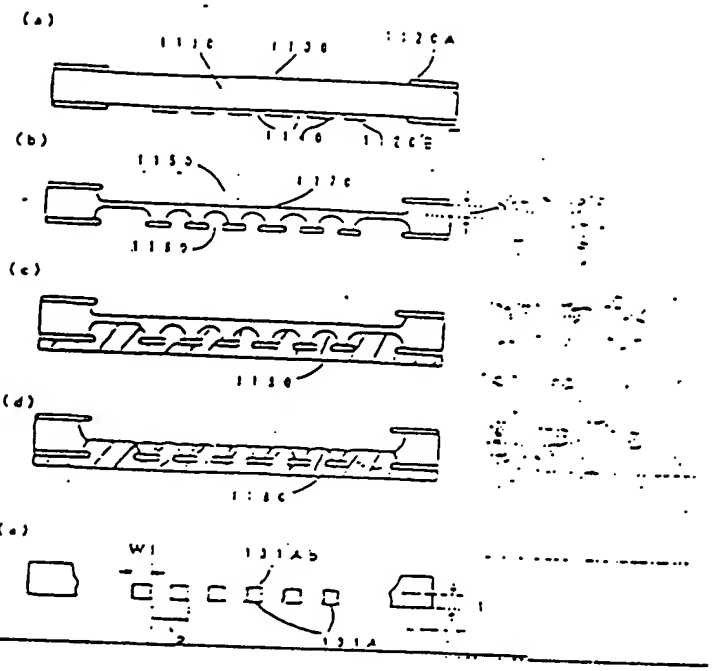
【図14】



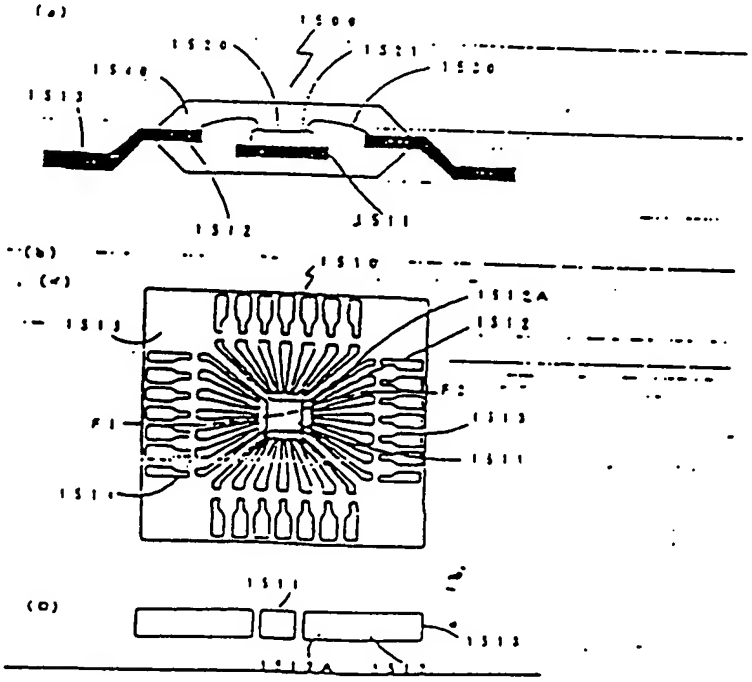
【図10】


(a)
231
230A
231A
231
C21
C21
233
234
(b)
231Ab
231Aa
231A
231
233
(c)
(イ)
2312
231
(ハ)
231
240
240

【図12】


(a)
1110
1130
1120A
1170
1120B
(b)
1150
1170
1150
(c)
1130
(d)
1180
(e)
W1
1131Ab
1131A

【図15】


(a)
1500
1520
1521
1520
1540
1513
1512
1511
(b)
(イ)
1510
1512A
1512
1513
F2
F1
1513
1511
1514
(ロ)
1511
1513
1512A
1514

[図13]